



(19)

Generated Document

(11) Publication number:

# PATENT ABSTRACTS OF JAPAN

(21) Application number: 06119027

(51) Intl. Cl.: G03G 21/00 G03G 15/01 H04N

(22) Application date: 31.05.94

(30) Priority: 31.05.9322.07.93 JPJP  
0512969705181188

(71) Applicant: CANON INC

(43) Date of application  
publication: 31.03.95

(72) Inventor: ISHIMOTO KOICHI  
KURITA MITSURU  
KITAMURA TOSHIYUKI

(84) Designated contracting  
states:

(74) Representative:

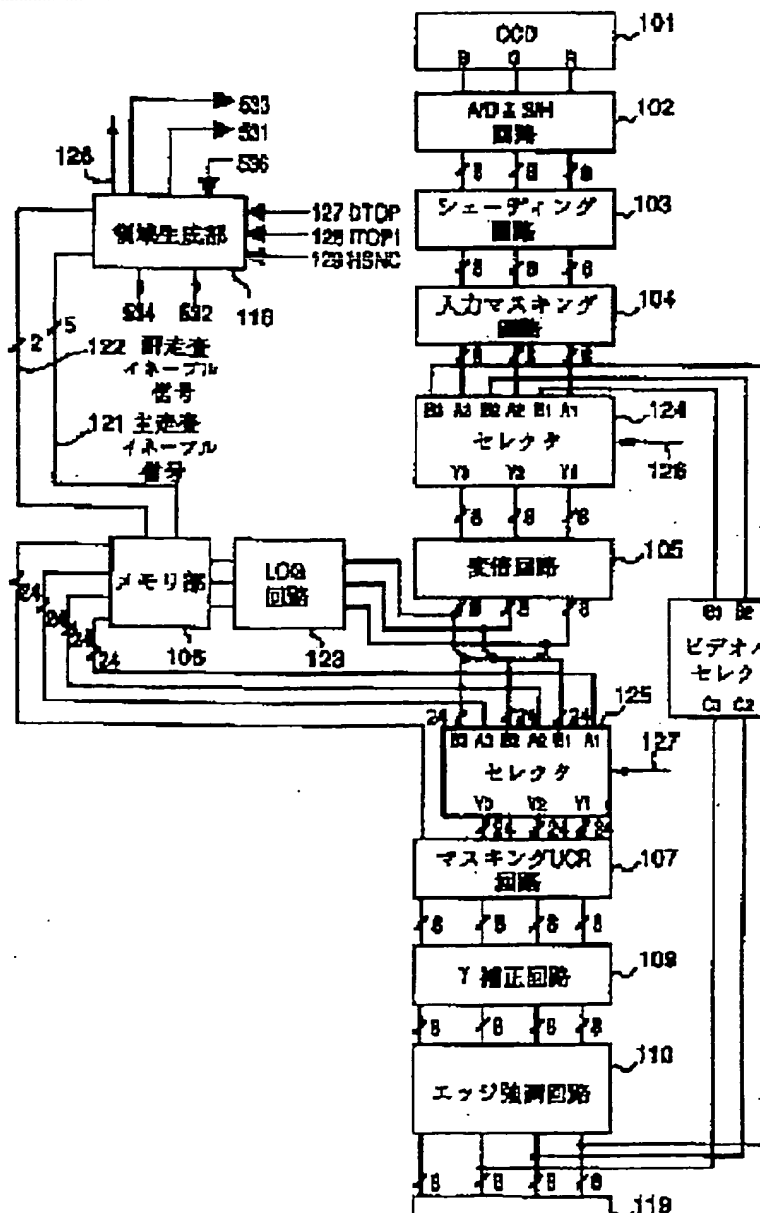
## (54) IMAGE FORMING SYSTEM

### (57) Abstract:

PURPOSE: To provide a system and the device therefor suitable for obtaining the high speed image output by simultaneously using plural output device.

CONSTITUTION: The color resolved color image signal is read by the CCD 101, and after the read-in image signal is applied with the prescribed image processing and before it is printed out from the printer 352, the image processed image signal is superimposed with the additive information for distinguishing from others in the add-on part 119, then the image signal impressed with the additive information is printed out by the printer 352. The additive information, for instance, is composed of only inconspicuous color out of the component colors of the color resolved color image signal.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-84485

(43) 公開日 平成7年(1995)3月31日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 3 G 21/00	3 9 6	2107-2H		
15/01		S		
H 0 4 N 1/00		E		
		B		
1/387				

審査請求 未請求 請求項の数25 O L (全 37 頁)

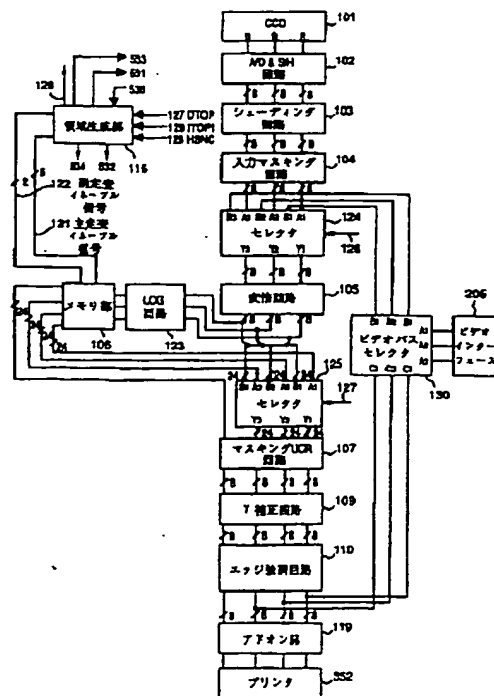
(21) 出願番号	特願平6-119027	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成6年(1994)5月31日	(72) 発明者	石本 高一 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(31) 優先権主張番号	特願平5-129697	(72) 発明者	栗田 充 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(32) 優先日	平5(1993)5月31日	(72) 発明者	北村 敏之 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
(33) 優先権主張国	日本 (J P)	(74) 代理人	弁理士 大塚 康徳 (外1名)
(31) 優先権主張番号	特願平5-181188		
(32) 優先日	平5(1993)7月22日		
(33) 優先権主張国	日本 (J P)		

(54) 【発明の名称】 画像形成システム

(57) 【要約】

【目的】 複数出力装置を同時に用いて高速の画像出力を得るに適したシステム及びそのための装置を提供する。

【構成】 色分解されたカラー画像信号をCCD101で読み込み、読み込まれた画像信号に所定の画像処理を施した後に、プリンタ352より印刷出力するのに先立ち、画像処理された画像信号にアドオン部119で他と区別のつく付加情報を重畳し、該付加情報の重畳された画像信号をプリンタ352より印刷出力する。この付加情報は、例えば色分解されたカラー画像信号の要素色のうち最も目立ちにくい色のみで形成される。



## 【特許請求の範囲】

【請求項 1】 互いに接続され、それぞれに画像信号を格納する格納手段を有する複数の画像形成装置により構成される画像形成システムであって、  
画像信号を入力する画像入力手段と、  
前記画像入力手段により入力された画像信号を処理する画像処理手段と、

前記画像処理手段により画像処理された画像信号を複数の画像形成装置へ同時に転送する転送手段とを備えることを特徴とする画像形成システム。

【請求項 2】 前記画像形成装置に、更に、転送された画像信号に対して付加情報を重畳する付加情報重畳手段を備え、

複数の画像形成装置より得られる出力画像に個々の画像形成装置で異なる付加情報を付加可能とすることを特徴とする請求項 1 記載の画像形成システム。

【請求項 3】 更に、前記画像処理手段により画像処理された画像信号に付加情報を重畳する付加情報重畳手段を備え、

複数の画像形成装置より得られる出力画像に同一形式の付加情報を付加可能とすることを特徴とする請求項 1 記載の画像形成システム。

【請求項 4】 付加情報には装置の識別情報を含むことを特徴とする請求項 2 又は請求項 3 のいずれかに記載の画像形成システム。

【請求項 5】 付加情報を付加するのは画像信号を構成する色のうち最も目立ちにくい色にのみ行うことを特徴とする請求項 2 又は請求項 3 のいずれかに記載の画像形成システム。

【請求項 6】 画像入力手段には、画像形成装置に色分解されたカラー画像信号を光学的に読み込んで電気信号に変換する画像読取手段を含むことを特徴とする請求項 2 又は請求項 3 のいずれかに記載の画像形成システム。

【請求項 7】 更に画像形成装置に画像信号を符号化して符号データを得る画像符号化手段と、前記符号データを復号化して画像信号を得る画像復号化手段とを備えることを特徴とする請求項 2 又は請求項 3 のいずれかに記載の画像形成システム。

【請求項 8】 画像形成装置は復号化された符号データを複数の画像形成部で色毎に順次媒体に重ねあわせて転写することによりフルカラー画像出力を得る画像形成手段を含むことを特徴とする請求項 7 に記載の画像形成システム。

【請求項 9】 更に画像形成装置に画像処理手段で処理した画像信号を記憶する記憶手段を備え、所定の画像形成装置の前記記憶手段に格納された画像信号を他の画像形成装置に出力することを特徴とする請求項 2 又は請求項 3 のいずれかに記載の画像形成システム。

【請求項 10】 画像を入力する画像入力手段と、前記画像入力手段により入力された画像信号を記憶する記憶

手段と、前記記憶手段に記憶された画像信号に基づいて出力媒体に像を形成する画像形成手段と、前記画像記憶手段を制御する制御信号及び前記画像信号とを外部に出力可能とすると共に外部装置より入力可能とする画像信号及び画像制御信号切り替え手段を有する画像形成装置を、複数互いに接続し、互いに画像信号を転送可能な画像形成システムであつて、

複数の画像形成装置の少なくとも 1 つに画像メモリユニットを接続するメモリ接続手段を備え、

10 前記メモリ接続手段により接続された前記画像メモリユニットからシステムに接続された複数の画像形成装置の前記記憶手段へ同時にデータ転送可能とすることを特徴とする画像形成システム。

【請求項 11】 前記複数の画像形成装置には前記画像メモリユニットの接続されている画像形成装置を含むことを特徴とする請求項 10 記載の画像形成システム。

【請求項 12】 前記メモリ接続手段により接続された前記画像メモリユニットから複数の画像形成装置の記憶手段へのデータ転送は同一のタイミング信号を用いて行うことを特徴とする請求項 10 記載の画像形成システム。

【請求項 13】 前記複数の画像形成装置の記憶手段への転送データの書き込みは画像の主走査同期信号と副走査同期信号に従って行われることを特徴とする請求項 12 記載の画像形成システム。

【請求項 14】 画像を入力する画像入力手段と、前記画像入力手段により入力された画像信号を記憶する記憶手段と、前記記憶手段に記憶された画像信号に基づいて出力媒体に像を形成する画像形成手段と、前記画像記憶手段を制御する制御信号及び前記画像信号とを外部に出力可能とすると共に外部装置より入力可能とする画像信号及び画像制御信号切り替え手段を有する画像形成装置を、複数互いに接続し、互いに画像信号を転送可能な画像形成システムであつて、

システムを形成する複数の画像形成装置の少なくとも 1 つに画像メモリユニットを接続するメモリ接続手段を備え、

前記メモリ接続手段により接続された前記画像メモリユニットからの画像データを前記複数の画像形成装置の記憶手段への書き込みは画像の主走査同期信号と副走査同期信号に従って行われ、前記複数の画像形成装置の主走査同期信号は、それぞれの装置内で発生する信号であることを特徴とする画像形成システム。

【請求項 15】 前記画像メモリユニットから前記複数の画像形成装置の記憶手段への書き込み時の前記複数の画像形成装置の画像クロックは、それぞれ装置内で発生する信号であることを特徴とする請求項 14 記載の画像形成システム。

【請求項 16】 前記複数の画像形成装置は、それぞれ他の画像形成装置からの入力部に周波数変換手段を含

み、該周波数変換手段で周波数変換したデータを入力することを特徴とする請求項 1 4 記載の画像形成システム。

【請求項 1 7】 前記複数の画像形成装置内の記憶手段への書き込みクロック周期及び主走査同期信号周期は同一であることを特徴とする請求項 1 4 記載の画像形成システム。

【請求項 1 8】 前記画像メモリユニット及び前記複数の画像形成装置内の記憶手段の副走査イネーブル信号は同一であることを特徴とする請求項 1 4 記載の画像形成システム。

【請求項 1 9】 画像を入力する画像入力手段と、前記画像入力手段により入力された画像信号を記憶する記憶手段と、前記記憶手段に記憶された画像信号に基づいて出力媒体に像を形成する画像形成手段と、前記画像記憶手段を制御する制御信号及び前記画像信号とを外部に出力可能とすると共に外部装置より入力可能とする画像信号及び画像制御信号切り替え手段を有する画像形成装置を、複数互いに接続し、互いに画像信号を転送可能な画像形成システムであつて、システムに接続された前記複数の画像形成装置のうちの選択された画像形成装置の読み取り手段で読み取られ前記画像変換手段で変換されたデジタル画像信号を、前記複数の画像形成装置内の記憶手段にデータ転送して書き込み可能に構成することを特徴とする画像形成システム。

【請求項 2 0】 前記選択された画像形成装置よりのデジタル画像信号を前記複数の画像形成装置内の記憶手段に書き込みは画像の主走査同期信号と副走査同期信号に従つて行われ、前記複数の画像形成装置の主走査同期信号は、それぞれの装置内で発生する信号であることを特徴とする請求項 1 9 記載の画像形成システム。

【請求項 2 1】 前記画像メモリユニットから前記複数の画像形成装置の記憶手段への書き込み時の前記複数の画像形成装置の画像クロックは、それぞれ装置内で発生する信号であることを特徴とする請求項 1 9 記載の画像形成システム。

【請求項 2 2】 前記複数の画像形成装置は、それぞれ他の画像形成装置からの入力部に周波数変換手段を含み、該周波数変換手段で周波数変換したデータを入力することを特徴とする請求項 1 9 記載の画像形成システム。

【請求項 2 3】 前記複数の画像形成装置内の記憶手段への書き込みクロック周期及び主走査同期信号周期は同じであることを特徴とする請求項 1 9 記載の画像形成システム。

【請求項 2 4】 前記画像形成装置内の記憶手段への書き込み時の主走査信号と読み出し時の主走査信号とはそれぞれで別の信号を用いることを特徴とする請求項 1 9 記載の画像形成システム。

【請求項 2 5】 前記画像形成装置内の記憶手段への書き込み時の主走査信号と読み出し時の主走査信号とはそれぞれ同一の信号を用いることを特徴とする請求項 1 9 記載の画像形成システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、複数の画像形成装置を互いに接続し、同時に像形成可能な画像形成システムに関するものである。

【0002】

【従来の技術】 近年、デジタル複写機を構成するリーダー／プリンタは、それぞれが画像読取装置／画像出力装置として単独で利用することが可能であるため、例えば外部 1/F 装置を用いて一般のコンピュータシステムと接続し、画像の入出力装置として利用したり、複数組みのリーダー／プリンタを分割して接続し、これらをコントロールする中央制御手段を設け、複数プリンタを同時に用いて高コピーボリューム（CV）を確保するようなシステムなどが提唱されている。

20 【0003】 また、カラー複写機、カラープリンタの性能向上に伴い、これらの装置の不正利用の可能性が生じている。しかし、従来は複写された複写物によつてどの装置で複写したかを特定すること、若しくは複写した人物を特定することはほとんど不可能であつた。このような不正複写を防止するために、カラー複写機、カラープリンタ自体に特定原稿の画像パターンのデータを登録しておき画像認識回路によりこれを識別して不正なコピーを強制的に禁止するといったことが検討されている。

30 【0004】 しかしながら、こうした特定原稿を判定する回路は登録可能な画像パターンの数に限りがあるので、全ての種類の特定原稿の登録は不可能であるという欠点がある。また、外部インターフェースを持つカラー複写機やカラープリンタでは、こうした特定原稿判定回路が機能しない場合がある。例えば、外部インターフェース上の画像データがレッド、グリーン、ブルーの三原色データが同時に送られてくる仕様であれば上述の特定原稿判定回路は動作可能であるが、シアン、マゼンタ、イエロー、ブラックのようにプリンタの個別の特性に合わせたデータ仕様であると、色再現可能な組み合わせが複数種類存在するため、判定用の画像パターンが複数必要になり特定原稿検出のための判定は非常に難しくなると共に、判定可能画像数が少なくなるという欠点がある。

40 【0005】 さらに、各色成分の画像データが一色毎に面順次に送られてくる場合には、画像判定のためにメモリに画像データを貯えておかねばならず、装置のコスト高になり特定原稿判定に多大な費用が必要になるという欠点も生じてくる。さらに、外部インターフェースからの画像信号の問題が解決したと仮定して、対象とする特定原稿の数を認識可能な数に限定して認識を行つたとし

ても、登録された特定原稿によく似ている絵を特定原稿であると誤判定してしまったり、汚れた特定原稿を特定原稿ではないと誤判定してしまうことは避けられない。

【0006】従って、特定原稿検出のための手段を装置自体に加えることは重要ではあるが、検出に限界があるので、本来複写されるべきではない原稿の複写が行われた場合、複写を行つた複写機もしくは、複写した人物を特定することが重要となる。こうした背景を基に、複写装置あるいは複写した人物を特定できる情報などを原稿画像に付加する技術が検討されている。その技術とは、複写機の出力色成分（例えばマゼンタ、シアン、イエロー、ブラック）のうち、人間の目には最も目立たない出力色成分（例えばイエロー）を使つて、その出力色成分の画像信号を変調（例えば一定値を加える）し、複写装置の製造番号などを表わすパターンを付加するものである。

【0007】一方、反射原稿のみならず多種多様の画像（例えば、コンピュータグラフィック（CG）画像）を出力したいという要求は依然として高く、この機能は現在のデジタル複写機では必須である。

【0008】

【発明が解決しようとする課題】しかしながら、前述のようなデジタル複写機におけるシステム展開を考えた場合、付加情報が適切に設定されていないために、実際にコピー時に用いられたリーダ、プリンタと付加情報との対応がとられず、再生画像からそれをコピーした複写機や人物などを特定するには、はなはだ不都合であつた。

【0009】また、前述したように、デジタル複写機におけるシステム展開を考えた場合、その中のテーマのひとつに、「複数出力装置を同時に用いた高C/Vを達成できるシステム構成をとる」場合に、複数組のリーダ/プリンタを接続し、これらをコントロールする中央制御装置を用いるような手法においては、中央制御装置の構成を考える際に接続できるリーダ/プリンタのセット数を決定しなければならず、必要に応じた柔軟なシステム拡張をするという点においては限界が生じる。

【0010】本発明は、前述した複数出力を同時に用いて、高速の画像出力を得るに適したシステム及びそのための装置を提供することを第1の目的とする。また、本発明の他の目的は、再生画像から当該再生画像を出力したシステムを構成する画像形成装置を正しく特定することを可能とする画像形成システム及びそのための装置を提供することである。

【0011】

【課題を解決するための手段】上述の目的を達成するために、本発明による画像形成システムは以下の構成を備える。即ち、画像を入力する画像入力手段と、前記画像入力手段により入力された画像信号を記憶する記憶手段と、前記記憶手段に記憶された画像信号に基づいて出力媒体に像を形成する画像形成手段と、前記画像記憶手段

を制御する制御信号及び前記画像信号とを外部に出力可能とすると共に外部装置より入力可能とする画像信号及び画像制御信号切り替え手段を有する画像形成装置を、複数互いに接続し、互いに画像信号を転送可能な画像形成システムであつて、システムを形成する前記複数の画像形成装置の少なくとも1つに画像メモリユニットを接続するメモリ接続手段を備え、メモリ接続手段により接続された前記画像メモリユニットからシステムに接続された複数の画像形成装置の前記記憶手段へ同時にデータ転送可能とする。

【0012】また、画像信号を入力する画像入力手段と、該画像入力手段により入力された画像信号を処理する画像処理手段と、該画像処理手段により画像処理された画像信号に付加情報を重畳する付加情報重畳手段とを備え、該付加情報重畳手段の出力を複数の画像形成部に出力して出力画像を得る画像形成装置を、複数互いに接続し、同時に像形成可能な画像形成システムであつて、システムを形成する前記複数の画像形成装置より得られる出力画像に個々の画像形成装置で異なる付加情報を付加可能と、又は、システムを形成する前記複数の画像形成装置より得られる出力画像に同一形式の付加情報を付加可能とする。

【0013】更にまた、画像を入力する画像入力手段と、前記画像入力手段により入力された画像信号を記憶する記憶手段と、前記記憶手段に記憶された画像信号に基づいて出力媒体に像を形成する画像形成手段と、前記画像記憶手段を制御する制御信号及び前記画像信号とを外部に出力可能とすると共に外部装置より入力可能とする画像信号及び画像制御信号切り替え手段を有する画像形成装置を、複数互いに接続し、互いに画像信号を転送可能な画像形成システムであつて、システムを形成する前記複数の画像形成装置の少なくとも1つに画像メモリユニットを接続するメモリ接続手段を備え、前記メモリ接続手段により接続された前記画像メモリユニットからの画像データを前記複数の画像形成装置の記憶手段へ書き込みは画像の主走査同期信号と副走査同期信号に従つて行われ、前記複数の画像形成装置の主走査同期信号は、それぞれの装置内で発生する信号であることを特徴とする画像形成システムとする。

【0014】あるいは、画像を入力する画像入力手段と、前記画像入力手段により入力された画像信号を記憶する記憶手段と、前記記憶手段に記憶された画像信号に基づいて出力媒体に像を形成する画像形成手段と、前記画像記憶手段を制御する制御信号及び前記画像信号とを外部に出力可能とすると共に外部装置より入力可能とする画像信号及び画像制御信号切り替え手段を有する画像形成装置を、複数互いに接続し、互いに画像信号を転送可能な画像形成システムであつて、システムに接続された前記複数の画像形成装置のうちの選択された画像形成装置の読み取り手段で読み取られ前記画像変換手段で変

換されたデジタル画像信号を、前記複数の画像形成装置内の記憶手段にデータ転送して書き込み可能に構成する。

#### 【0015】

【作用】以上の構成において、付加情報を適切に設定することにより、再生画像から当該再生画像を出力したシステムを構成する画像形成装置を正しく特定することが可能となる。また、画像メモリユニットからの出力時は各装置で同時に読み込むことができる。

#### 【0016】

【実施例】以下、図面を参照して本発明に係る一実施例を詳細に説明する。近年、デジタル複写機の高速化に伴い、複写機内部に読み取った画像データを記憶するためのフルページメモリを搭載したデジタル複写機が出現し始めている。このようなデジタル複写機では、読み取った画像データを一旦ページメモリ内に記憶させ、出力の際にこれを読み出すように構成されているために、画像読取動作と画像書き出し動作のタイミングが一般的な構成の複写機に比べてより柔軟性があると言える。

【0017】このようなデジタル複写機において、ページメモリに画像データを書き込むための制御信号を複写機外からもとり込むことができるような構成にし、画像信号ともども複写機からの出し入れを切り替えることができる手段を持ち、自分自身が発生する画像信号以外にも他の複写機などが発生する画像信号をもページメモリ内に記憶させることができるようにすることにより、必要なCVに応じてシステム構成台数を変更することが可能な、柔軟な拡張性を備えたシステム（以下、『重連システム』と称す）を構築することができる。

【0018】ところが、この重連システムにおいては、1つの画像形成装置の画像読取部、あるいは外部記憶装置等からの画像信号を、複数の画像形成部に転送してプリントアウトする際に付加する付加情報をどのようなものにするかということが問題になってくる。以上の点に鑑み、以下に示す実施例では、重連システムにおいて、付加情報を適切に設定することにより、再生画像からそれをコピーした重連システムのリーダーもしくはプリンタを正しく特定できるようにしている。

【0019】＜第1の実施例＞図1に本発明に係る一実施例のシステム構成を示す。本実施例では画像形成装置をデジタル複写機で構成している。図1において、1001～1004はすべて1セットのデジタル複写機（以後、この1セットを『1ステーション』と呼ぶ）であり、それぞれにシステムアドレスを有している。この各ステーションのシステムアドレスは、重連システムとして接続されている中では同じものではなく、また、必ず「0」のものが存在することが必要である。更に、ビデオ信号の切り替えを行うために、このシステムアドレスの接続順序が決められている。

【0020】本実施例においては、アドレス0のステー

ションを一番端に置き、そこから順にシステムアドレスを上げていくように接続するものとする。1005～1007は重連システム接続のためのケーブルであり、その詳細内容は、1010に示されるように、RGBの各色毎に8本の計24本のビデオ信号線、ビデオ制御線3本、シリアル通信線4本を含んでいる。1008はこれらのデジタル複写機と一般のコンピュータ1009を接続するためのインターフェース機器である。

【0021】以上の構成におけるシステム中でのビデオ信号の接続形態を図2に示す。図2において、1101～1104は図1に示す各ステーション1001～1004中のインターフェース部（I/F部）のみを抜き出したものである。前述したように、本実施例においては、他のステーションとの接点（それぞれのI/F部の1と2）とシステムアドレスとの関係は、自分自身よりも低いアドレスのステーションは1の接点に、自分自身よりも高いアドレスのステーションは2の接点に接続するようになっている。ちなみに以上の関係を保てば、システムアドレスは必ずしも連続になつていなくとも不都合は生じない。

【0022】システム中での図2に示す各I/F部におけるケーブル1005～1007（シリアル通信線）の詳細接続形態を図3に示す。図3において、1201～1203は図2に示すそれぞれのステーション1001～1003中のインターフェース部1101～1103のみを抜き出したものである。シリアル通信のための信号線は、ATN\*（1207）、SiD\*（1206）、DACK\*（1205）、OFFER\*（1204）の4本である。

【0023】ATN\*は、重連システムでのマスターステーション（システムアドレス0のものと定義する）からのデータ転送中をあらわす同期信号であり、ATN\*=1（ローレベル）の時にデータ転送が行われる。マスターステーション以外のステーション（以後、『スレーブステーション』と呼ぶ）では、ATN\*のラインは常に入力になっている。

【0024】OFFER\*は、スレーブステーションがマスターステーションに対してデータの送信をする際にOFFER\*=1（ローレベル）となり、マスターステーションでは常に入力になっている。複数のスレーブステーション間ではワイアード・オアで接続されている。DACK\*は、データの受信側がデータ受信を完了したことを示す信号であり、各ステーション間はワイアード・オアで接続されている。従つて、受信側が複数ステーションある場合は最も遅いデータ受信完了のステーションがDACK\*をインアクティブにした時にライン上のDACK\*はインアクティブになる。これによつて、ステーション間でのデータ授受の同期をとっている。

【0025】SiD\*は、双方向のシリアルデータであり、ATN\*（マスタースレーブ）、OFFER\*（ス

レーブ→マスタ)に同期してデータがやり取りされる。データ転送方法は半二重調歩同期方式であり、転送速度やデータ形式はシステム起動時に予め設定される。インターフェース部(1201~1203)からは、それぞれのステーションのコントローラ宛に8本の信号線が出力されている。Tx D及びRx Dはシリアル通信の送信/受信それぞれに、ATNo, DACKo, OFFERoは入力、ATNi, DACKi, OFFERiは出力のI/Oポートにそれぞれ接続されている。以上に説明した本実施例におけるデータ送信時の各信号のタイミングチャートを図4に示す。

【0026】以上の構成を備える本実施例のインターフェースを用いて図1に示す重連システムを構築した際には、シリアル信号線である前述のケーブル1005~1007等を介して通信を行うわけであるが、その際に用いられる主なコマンドを図5に示す。図5において、コード10であるインターフェイスクリアコマンドは、重連システムにかかわるパラメータをリセットするコマンドで、システムアドレスが0に定義されているマスタステーションが自分自身の初期化終了後に発行し、OFFER\*を入力に固定する。各スレーブステーションはこのコマンドを受けてATN\*を入力に固定し、内部パラメータを初期化する。

【0027】コード03であるステータス要求コマンドは、重連システムに接続されているスレーブの状態などの情報収集のためのポーリングコマンドであり、マスタステーションがインターフェイスクリアコマンド発行後、一定時間をおいて各スレーブに向けて発行する。このコマンドはパラメータとしてスレーブを指定するための要求先アドレスを含んでいる。

【0028】コード05であるステータス転送コマンドは、先のステータス要求コマンドにより指定されたスレーブが、自分自身の状態を重連システム中の各ステーションに報告するためのコマンドである。マスタステーションからの指名があつた場合においては、一定時間内にこのコマンドを発行しなければならない。このコマンドには、自身のシステムアドレスや、エラーの有無、ウエイト中やコピー中をあらわす各種フラグ、用紙の種類や紙の有無などのパラメータが含まれる。マスタステーションからのステータス要求コマンドで指名されたスレーブが一定時間を経過してもステータス転送コマンドを発行しない場合は、マスタステーションは指名したスレーブステーションが重連システム中に接続されていないものと判断する。

【0029】コード01であるプリントスタートコマンドは、画像を転送するステーションが他のどのステーションを使用するのか、また、使用される各ステーションにどのように枚数を分配するのかなどを指定し、使用されるステーションに画像受取の準備をさせるためのコマンドである。このコマンドは、画像転送元アドレス、要

求先アドレス、用紙サイズ、枚数などがパラメータとして含まれる。

【0030】コード06である画像転送終了コマンドは、画像転送元ステーションが他のステーションに対して画像転送の終了を報告するためのものである。以上の構成を備える本実施例の重連システムを用いて、特定のステーションのリーダの原稿台上に置かれた原稿画像を、他のステーションの複数のプリンタから出力する際の手順を説明する。

【0031】以下の説明は、図1に示すA、B、C、Dの4台のステーションが重連システムに接続されており、ステーションA1001のリーダ部原稿台上に原稿となるものが置かれているものとして行う。ステーションA1001のリーダ部操作パネルを操作して、B、C、Dのステーション(1002~1004)に異常がなく使用できることを確認した後、A、B、C、D全てのステーション(1001~1004)を用いて出力するように設定し、コピー枚数を設定する。ステーションA1001のコピースタートキーを押すと、ステーションA1001は設定されたコピー枚数を各ステーションに分配し全てのステーションに向けてプリントスタートコマンドを発行する。

【0032】B、C、Dのステーション(1002~1004)は、このプリントスタートコマンドを受け取ると、このコマンドに付属して送られてくるコピー枚数、用紙サイズ等のパラメータをセットし、このコマンドの発行元のシステムアドレスと自分自身のシステムアドレスを元にビデオ信号の切り替えを行い、自分自身の画像メモリへの書き込みのための制御を1/F上のVIDEO制御線(VCLK, HSYNC, VE)に切り替え、画像信号待ちの状態に入る。

【0033】一方、ステーションA1001は、画像読み取りのための設定を行い、自分自身の画像メモリへの書き込みのための制御信号が1/F上のVIDEO制御線へも出るように切り替えを行い、画像読み取り動作を開始する。B、C、Dのステーション(1002~1004)は、ステーションA1001の出す制御信号を用いて各々の画像メモリへの書き込みを行う。ステーションA1001の画像読み取り動作が完了すると、ステーションA1001から画像転送終了コマンドが発行され、ステーションA1001およびB、C、Dのステーション(1002~1004)はそれぞれプリントアウト動作に入る。

【0034】同様の手順をとることによって、A、B、C、Dどのステーションのリーダ部原稿台上に原稿がある場合においても、そのステーション上の操作パネルでの操作により、複数ステーションを利用した出力を得ることが可能である。次に、重連システムに接続されたひとつのステーションに、1PUなどの外部1/F装置を介して接続されたホストコンピュータからの出力を複数

のステーションを用いて出力する際の手順を説明する。

【0035】重連システムに接続された全てのステーションの状態は、外部I/F装置1008（以下、『I P U』と呼ぶ）を介してホストコンピュータ1009に集計されている。ホストコンピュータ1009上の操作で重連システムの状態に応じて使用するステーション、コピー枚数、用紙等を設定し、出力イメージをI P Uに転送する。I P Uは、これらの設定を接続されているステーション（今回の場合はステーションA1001）に到達する。

【0036】この通達を受け取ったステーションA1001は、使用される他のステーションに対してプリントスタートコマンドを発行する。プリントスタートコマンドを受け取ったステーションは、前述した原稿台上の原稿の出力の場合と同様の手順をふんで、画像信号持ち状態にはいる。I P Uが接続されているステーション1001は、ビデオ信号を「I P Uからの入力」かつ「他のステーションへの出力」のモードに切り替えた後、I P Uに対して画像を送るようにコマンドを発行する。

【0037】I P Uからの画像読み出しおよび、残りのステーションの画像書き込みに用いられるV I D E O制御信号は、全てI P Uが接続されているステーションA1001が生成するものを用いてシステム全体の制御が行われる。従つて、I P Uから読みだされた画像データは、ステーションA1001の画像メモリに書き込まれると同時に他のステーションの画像メモリにも同時に書き込まれることになる。画像書き込みの後、ステーションA1001から画像転送終了コマンドが発行され、各ステーションでプリントアウト動作が開始される。

【0038】前記いずれの場合においても、使用するステーションを選ぶ操作の際に選ばれなかったステーションに対してもプリントスタートコマンドは発行される。この場合、例えば「コピー枚数0を含んだプリントスタートコマンドを受け取ったら選ばれなかったと判断する」などの手段が有効と考えられる。こうすることにより、選ばれなかったステーションにおいてもI/F部を切り替えて、画像信号が目的のステーションに届くようにすることが可能になる。プリントスタートコマンド中にはスタート要求元アドレスが含まれているために、自分自身のアドレスと比較することによつてI/F部をどのように切り替えればいいのかを判断することができるのである。

【0039】また、重連システム中に接続されているひとつのあるステーションでローカルに（他のステーションを併用しないでという意味）コピーを行つている際には、重連システムでのシリアル通信による割り込みをマスクし、それがマスタステーションである場合には自分自身のステータス転送コマンドと各スレーブステーションに対するステータス要求コマンドを一定時間おきに発行し、それがスレーブステーションである場合には自分

自身のステータス転送コマンドのみを一定時間おきに発行するように設定する。こうすることにより、コピー中に不必要な割り込み処理が発生することを防ぐとともに、他のステーションに対して自分自身のステータスを知らせることが可能となる。そして、ローカルコピーが終了すれば、再び重連システムでのシリアル通信による割り込み処理を許可し、マスタステーションが発行するステータス要求コマンドに対してステータス転送コマンドを発行するような処理に戻す。

10 【0040】以上説明した実施例においては、出力画像の付加情報から、その出力画像を出力する際に用いられたプリンタ部を特定することができることになる。以上の各ステーション1001～1004の概観図を図6に示す。図6に示す様に各ステーションは、カラー原稿を読み取つてデジタル編集処理等を行うリーダ部351、及び、異なつた像担持体を持ちリーダ部351から送られる各色のデジタル画像信号に応じてカラー画像を再現するプリンタ部352とで構成される。

（リーダ部351の構成）図7はリーダ351におけるデジタル画像処理部のブロック図である。図示しない原稿台上のカラー画像は図示しないハログランプで露光される。その結果、反射像がC C D 101にて撮像され、さらにA/D&S/H回路102にてサンプルホールドされた後A/D変換され、R G B 3色のデジタル信号が生成される。

【0041】各色分解データは、シエーディング回路103にてシエーディング及び黒補正され、続く入力マスキング回路104にてN T S C信号への補正がなされ、セレクト124に送られる。セレクト124では、不図示のC P Uにより制御される選択入力126の指示に従い入力マスキング回路104よりの反射原稿の画像信号、あるいは外部からビデオインタフェース回路205を介して送られてきた画像信号かのいずれかの画像信号を選択して変倍回路105に出力する。

【0042】変倍回路105は、主走査の拡大もしくは縮小を行う回路であり、変倍結果はL O G回路123及びセレクト125に入力される。さらにL O G回路123の出力であるビデオデータは、メモリ部106に入力され、ここで記憶される。メモリ部106には、Y M Cのデータとして格納されており、後述するプリンタ部352の4ドラムそれぞれのタイミングに合わせて読み出される。セレクト125では、不図示のC P Uによつて制御される選択入力127の指示に従い、メモリ部106よりの画像信号、あるいは変倍回路105よりの画像信号のいずれかの画像信号を選択してマスキング・U C R回路107に出力する。

【0043】マスキング・U C R回路107では、セレクト125（図示しないC P Uにより制御される）の出力信号に対して4色分のマスキング・U C R処理が行われる。そして、γ補正回路109でγ補正され、続くエツ



ジ強調回路110でエッジ強調処理がなされた後、アドオン部119でアドオン処理がなされる。そしてプリンタ部352に出力される。

【0044】また、領域生成部116では、原稿先端より一定距離前に取り付けられた原稿先端位置を検出するためのセンサの出力DTOP127、内部で生成される水平同期信号または外部から入力される水平同期信号HSNC129、紙先センサの出力ITOP1(128)、外部から供給される副走査書き込みイネーブル信号536に基づいて、メモリ部106の主走査書き込みイネーブル及び読み出しイネーブル信号各1本122、さらに副走査書き込みイネーブル信号とそれぞれの色に対する4つの副走査読み出しイネーブル信号121、画像合成エリア信号126、主走査同期信号HSNC532、IPU1008に送る主走査イネーブル信号HEH2(543)、IPUに送る副走査同期信号ITOP2(531)、他のリーダ部に送る主走査イネーブル信号HVE\*534、他のリーダに送る副走査イネーブル信号VVE1(533)が生成される。

【0045】また、130はリーダ部よりの信号を外部にビデオ出力したり、外部のビデオ信号を入力したりするビデオバスセクタ部である。

(バスセクタの説明) 図8はビデオバスセクタ130及びその周辺部の詳細ブロック図である。図8に示す様に、ビデオバスセクタ130及びその周辺部は、双方向バツファ504及び505、514及び515、519及び520、524及び525、526及び527、該双方向バツファを図示しないCPUで制御するための信号線506、513、521、528、529、出力バツファ530、周波数変換器(FIFOバツファで実現)523、ビデオインタフェース205よりの信号であるA端子入力またはエッジ強調回路110よりの信号502であるC端子入力のいずれかを選択出力するセクタ508、及びセクタ508の出力を入力とするD-F/F507、ビデオインタフェース205よりの信号であるA端子入力または双方向バツファ504及び505よりの信号501であるB端子入力のいずれかを選択出力するセクタ510、及びセクタ510の出力を入力とするD-F/F512、双方向バツファ504及び505よりの信号501であるB端子入力又はエッジ強調回路110よりの信号502であるC端子入力のいずれかを選択出力するセクタ516、及びセクタ516の出力を入力とするD-F/F518、メモリユニット(IPU)の副走査同期信号ITOP2(531)、及び主走査同期信号532の(3ステート)出力バツファ、ORゲート542より構成されている。

【0046】又、VVE信号533は、DTOPに基づいて領域生成部116で生成される信号であって、他の装置(リーダプリンタ)への副走査ライトイネーブル信号、信号536は他の装置(マスター装置)からの副走

査ライトイネーブル信号で、重連モードのスレープ時、メモリ部106の副走査ライトイネーブルとして用いられる信号であり、信号534は他の装置への主走査イネーブル信号、信号541は他の装置からの主走査イネーブル信号(ローアクティブ)であり、周波数変換器523のライトイネーブル信号及びライトリセット信号(539の反転信号)として使われる信号である。

【0047】信号535は装置内及び他の装置へのビデオクロック、信号540は他の装置からのビデオクロックで周波数変換器523のライトクロックとして使われる信号である。信号532は主走査同期信号の反転信号であり、ここでは周波数変換器523のリードリセット信号として使われている。また、552、529、528、537、506、509、511、513、521、517の各信号は、図示しないCPUでセットされるI/Oポートよりの信号線で、特に552はIPU又は他の装置から入力される画像信号を自装置のメモリに書き込むために、IPU又は他の装置へ画像信号の出力を許容するためのイネーブル信号、529はIPUと画像をやり取りする時イネーブル(ロー)にする信号、528は外部機器に出力時イネーブル(ロー)にする信号、537は外部機器からの入力時イネーブル(ロー)にする信号、信号線538は周波数変換器523のイネーブル信号(ローイネーブル)として使われる信号である。

【0048】尚、図8のA端子503、B端子501、C端子502はそれぞれ図1のビデオセクタ内のA0~A2、B0~B2、C0~C2に対応する。かかる各信号の動作については、後述する(各モードでの信号の流れ及び同期信号の説明)の中で詳述する。

(アドオン部の説明) アドオン部119はプリンタ毎に特定の付加情報(例えばプリンタ毎の機体番号)を付加する部分である。以下、アドオン部119において本実施例に特有の付加パターンを付加する制御を説明する。

【0049】本実施例における付加パターンの付加方法を図9に示す例を参照して説明する。図9に黒で示すように、4×4画素の計16画素の画像信号をそれぞれ+αし、その左右2×4画素の計16画素の画像信号をそれぞれ-αすることにより出来るドットを1つの単位とする。これは、カラー複写機のプリンタ部において画像領域における公知の200ライン処理を行っているため、1画素単位のパターンを付加するのでは読み取りにくくなる場合があるためである。

【0050】このドットを主走査方向に8mm(128画素)ごとに等間隔に並べたものをアドオンラインと呼ぶ。このアドオンラインの例を図10に示す。そして、図10に示すアドオンラインを、副走査方向に1mm(16画素)ごとに等間隔に並べる。このアドオンラインを、副走査方向に1mm(16画素)ごとに等間隔に並べた例を図11に示す。後述するように、1本のアド

オンラインで4ビットの情報を表わし、8本のアドオンラインで全付加情報(32ビット)を表わし、副走査方向に繰り返す事とする。そして、図12に示すように、各アドオンラインには、その1本前のアドオンラインと比較した時のドット位置の位相差により情報をのせる。ただし、ドットが近づいて目立つのを防ぐため、1本前のアドオンラインのドットの近くには打たないようにする。

【0051】また、図13に示すように、全付加情報を表わす8本のアドオンライン(Line0~Line7)のうち1番目のアドオンライン(Line0)と4番目のアドオンライン(Line3)には、各ドットの右に更にドットを加える。Line0では本来のドット位置から1mm右に、Line3では本来の位置から2mm右にそれぞれドットを加える。これは、各アドオンラインが全付加情報のうちの部分の情報を表わしているかを明らかにするためのマークである。

【0052】なお、マークを付加するアドオンラインが1本では、複写物から副走査方向の上下を確定できないため、本実施例では2本のアドオンラインにマークのドットを付加する。本実施例において付加するパターンは、人間の目で識別し難いように、イエローのトナーのみで付加される。これは、人間の目がイエローのトナーで描かれたパターンに対して識別能力が弱いことを利用したものである。

【0053】また、ドットの主走査方向の配置間隔(本実施例では8mm)、及び、副走査方向に全付加情報を繰り返す間隔(本実施例では8mm)は、対象とする特定原稿においてドットが確実に識別できるように薄くて均一な領域へ確実に全情報が付加されるように定める必要がある。目安としては、対象とする特定原稿においてドットが確実に識別できるように薄くて均一な領域の幅の2分の1のピッチで情報を付加すればよい。

【0054】次に、本実施例のアドオン部119の詳細構成について説明する。図14及び図15は図7に示す本実施例のアドオン部119の詳細構成を示すブロック図である。図において、2319は副走査カウンタ、2314は主走査カウンタである。ここで、副走査カウンタ2319では主走査同期信号HSYNCを、主走査カウンタ2314では画素同期信号CLKを、それぞれ7ビット幅、即ち、128周期で繰り返しカウントする。ANDゲート2320の出力は副走査カウンタ2319のビット2およびビット3がともに「H(ハイレベル)」のとき出力が「H」になる。即ち、副走査方向16ライン毎に4ライン分が「H」となる。本実施例においては、これをアドオンラインのイネーブル信号とする。

【0055】また、このANDゲート2320の出力および副走査カウンタ2319の上位3ビットを入力とするゲート2322、2321によりLINE0、LINE

E3が生成される。これはアドオンラインのうちLine0、Line3の時に「H」となる信号である。一方、主走査カウンタ2314は、HSYNCによつて初期値がロードされる。ANDゲート2315はこの主走査カウンタ2314の上位4ビットを入力とするため、その出力は128画素毎に8画素分が「H」となる。これがドットのイネーブル信号である。また、ゲート2316、2317は、主走査カウンタ2314の上位4ビットと、ゲート2322、2321の出力LINE0、LINE3とを入力とし、それぞれアドオンラインのLine0、Line3のマークのドットのイネーブル信号を生成する。

【0056】これら、ドット及びマークのイネーブル信号は、ORゲート2318によりまとめられる。このORゲート2318の出力は、アドオンラインでなくとも「H」となるため、ANDゲート2324によりアドオンライン以外では「L」となるように(アドオンラインのみ「H」となるように)する。このANDゲート2324の出力は、フリップフロップ2325にてCLK信号で同期をとられ、ANDゲート2329に送られる。

【0057】このANDゲート2329の出力は加算回路2330へ入力され、画像信号M、C、Y、KのうちYのみに加算されて出力Y'を得る。この加算回路2330は8ビット長の加算器であるが、結果が「0」未満になるときは「0」を出力し、結果が「255」を越えるときは「255」を出力する。また、主走査カウンタ2314のロード値は以下のように生成される。まず、VSYNCによりフリップフロップ2313及びカウンタ2309がリセットされる。そのため、最初のアドオンラインでは主走査カウンタ2314の初期値としてゼロが設定される。ここで、フリップフロップ2313のクロック入力ADLINは、アドオンラインのイネーブル信号であるANDゲート2320の出力をフリップフロップ2323でHSYNCに同期させた信号である。

【0058】フリップフロップ2313の出力は主走査カウンタ2314のロード値に入力されるとともに、加算器2312にも入力される。加算器2312では一定値「8」が加算される。これは、一つ前のアドオンラインのドット位置のすぐ近くには打たないようにするためのオフセット値である。そして、加算器2312の出力は加算器2311に入力される。

【0059】この加算器2311のもう一方の入力には、セクタ2310の出力が接続されている。このセクタ2310は、8本のアドオンラインそれぞれの値が設定されているレジスタ2301~2308のうちの一つを選択するものである。レジスタ2301~2308に設定されている値は、本実施例においては装置固有のものであり、重連システムを構成する各々のステーションによつて異なっている。

【0060】セクタ2310のセレクト信号は、カウ

ンタ2309によつて生成される。カウンタ2309は、最初VSYNCによりリセットされているため、まずレジスタ2301が選択される。そして、信号ADL1Nの立ち上がりによりカウンタ2309の値は一つ進み、セクタ2310はレジスタ2302の値を出力する。その値と加算器2312の出力が加算器2311により加算される。そして、信号AL1Nの立ち下がりですりつぽフロツプ2313にラツチされ、主走査カウンタ2314の初期値として用いられる。以降、アドオンライン毎に、定数「8」と次のアドオンラインのレジスタ値が加算されながら、主走査カウンタの初期値は設定されていく。

【0061】(複写結果) 図16に本実施例における特定の付加情報が付加された複写結果の例を示す。図16に示す複写例では、ドットの配置のみを示す。しかし、本実施例で付加するのはこのドット配列のみではなく、パターンとして機械固有の製造番号、もしくは、製造番号を符号化したパターンとすることにより、複写物を鑑定すれば複写した装置を特定することができる。

【0062】(各モードでの信号の流れ及び同期信号の説明) 図7及び図8を用いて本実施例における各モードにおけるビデオ信号の流れ及びI/Oポートの設定について述べる。

[通常コピーモード]

#### ①画像信号の流れ

CCD101→A/D&S/H回路102→シーディング回路103→入力マスキング回路104→セクタ124(126は領域生成部で、DTOP及びHSNCに基づいて生成される信号で、この時、選択入力には「0」が入力され、A入力を選択出力される。)→変倍回路105→LOG回路123→メモリ部106→セクタ125(図示しないCPUより「0」がセットされ、A入力、即ち、メモリからの出力が選択される。)→マスキング・UCR回路107→γ補正回路109→エッジ強調回路110→アドオン部119→プリンタ352の順で順次処理がなされ、CCD101での読取画像情報がプリンタ352より複写出力される。

【0063】②図8に示すビデオセクタ130及びその周辺回路のI/O設定

506→“1”(ハイレベル)

509→X

511→X

513→“1”(ハイレベル)

517→X

521→X

528→“1”(ハイレベル)

529→“1”(ハイレベル)

537→“1”(ハイレベル)

552→“1”(ハイレベル)

「外部インタフェースへの出力」

#### ①画像信号の流れ

CCD101→A/D&S/H回路102→シーディング回路103→入力マスキング回路104→セクタ124(選択入力126には図示しないCPUから

「0」が入力され、A入力を選択出力される。)→変倍回路105→セクタ125(選択入力127には図示しないCPUより「1」がセットされB入力、即ち、変倍回路の出力(RGB信号)が選択される。)→マスキング・UCR回路107→γ補正回路109→エッジ強調回路110→ビデオバスセクタ130→ビデオインタフェース205の順で順次処理がなされ、CCD101での読取画像情報が外部インタフェース(ビデオインタフェース205)よりRGB信号で出力される。この時、マスキング・UCR回路107では、スルー設定がなされる。さらに重連モード時は、γ補正及びエッジ強調はスルー設定される。一方、IPUへの取り込モード時は、RGB信号に対してγ補正回路109及びエッジ強調回路110によりγ補正及びエッジ強調をかけてからIPUへ出力することができる。

【0064】②図8に示すビデオセクタ及びその周辺回路のI/Oの設定

506→“1”(ハイレベル)

509→X

511→X

513→“1”(ハイレベル)

517→“0”(ローレベル)

521→“0”(ローレベル)

528→“0”(ローレベル)

529→“0”(ローレベル)

537→“1”(ハイレベル)

552→“0”(重連モードでアドレス0時)

“1”(上記以外のモード時)

「外部インタフェースからの入力」

#### ①画像情報(ビデオ)の流れ

ビデオインタフェース205→ビデオバスセクタ130→セクタ124(126には図示しないCPUによって1が入力される)→変倍回路105→LOG回路123→メモリ部106→セクタ125(127には図示しないCPUで0がセットされる)→マスキング・UCR回路107→γ補正回路109→エッジ強調回路110→アドオン部119→プリンタ352の順で順次処理がなされ、外部よりビデオインタフェース205を介して送られてくる画像情報がプリンタ352より複写出力される。

【0065】更にここでメモリ106の副走査ライトイネーブルは、ビデオインタフェース205を介して領域生成部に入力する図8に示した536に示す信号が用いられる。

②ビデオセクタ及びその周辺回路のI/O設定

506→“0”(ローレベル)

19

509→“0” (ローレベル)  
 511→X  
 513→“1” (ハイレベル)  
 517→“0” (ローレベル)  
 521→“1” (ハイレベル)  
 528→“1” (ハイレベル)  
 529→“0” (ローレベル)  
 537→“0” (ローレベル)  
 552→“0” (重連モードでアドレス0時)  
 “1” (上記以外のモード時)

(プリンタ部352の構成) 図6も参照して本実施例のプリンタ部352の詳細構成を以下に説明する。図6において、301はレーザ光を感光ドラム上に走査させるポリゴンスキャナ、302は初段のマゼンタ(M)の画像形成部であり、同様の構成でシアン(C)、イエロー(Y)、ブラック(K)の各色についての画像形成部を303、304、305で示す。

【0066】図17に示すように、ポリゴンスキャナ301は、図示しないレーザ制御部によりMCYK独立に駆動されるレーザ素子401~404からのレーザビームを、各色の感光ドラム上に走査する。405~408は、走査されたレーザビームを検知し主走査同期信号を生成するBD検知手段である。本実施例のように、2枚のポリゴンミラーを同一軸上に配置し、1つのモータで回転させる場合においては、例えば、M、CとY、Kのレーザビームでは主走査の走査方向が互いに逆方向になる。そのため、通常、一方のM、C画像に対して、他方のY、K画像データは主走査方向に対して鏡像になるように制御している。

【0067】画像形成部302において、307は転写ベルト306から分離され、定着前帯電器326、327で再帯電された転写部材上のトナー画像を転写部材上に熱定着させる定着器である。309、310は転写部材を収納するカセット、308はカセット309、310から転写部材を供給する給紙部、311は給紙部により給紙された転写部材を転写部材に吸着させる吸着帯電器、312は転写ベルト306の回転に用いられると同時に吸着帯電器と対になって転写ベルト306に転写部材を吸着帯電させる転写ベルトローラである。

【0068】313はドラム318上にトナー現像を行う現像器であり、現像器313内の314は現像バイアスを印加してトナー現像を行うスリーブ、315は感光ドラム318を所望の電位に帯電させる1次帯電器、316はクリーナ317で清掃されたドラム318の表面を除電し、1次帯電器315において良好な帯電を得られるようにする補助帯電器である。317は転写後のドラム318の表面を清掃するクリーナ、318はレーザ光の露光により潜像形成する感光ドラム、319は転写ベルト306の背面から放電を行いドラム318上のトナー画像を転写部材に転写する転写帯電器である。

20

【0069】322、323は転写ベルト306を除電し、転写ベルト306を静電的に初期化するための転写ベルト除電帯電器、324は転写部材を転写ベルト306から分離し易くするための除電帯電器、325は転写部材が転写ベルトから分離する際の剥離放電による画像乱れを防止する剥離帯電器、326、327は分離後の転写部材上のトナーの吸着力を補い、画像乱れを防止する定着前帯電器、328は転写ベルト306の乱れを除去するベルトクリーナである。

10 【0070】329は給紙部308により転写ベルト上に給紙された転写部材の先端を検知する紙先端センサであり、紙先端センサからの検出信号はプリンタ部からリーダー部に送られ、リーダー部からプリンタ部にビデオ信号を送る際の副走査同期信号を生成するために用いられる。また、330はドラム318上の残留電荷を消去する前露光ランプ、340は定着器を通過する搬送路上の転写部材を検知する排紙センサである。

【0071】(ステーションにおけるインタフェース部) 上述した図2に示す各ステーションにおける1/F部1101~1104の詳細構成を図18に示す。なお、図18には各モードにおけるビデオと同期信号の流れについても示されている。図18に示す1/F部1101~1104には、以下に説明する各インタフェースの他に、更にメモリユニット(1PU)とのインタフェース201(1PUインタフェース)が具備されている。

【0072】即ち、メモリユニット(1PU)とのインタフェース201以外に、他の装置(複写機)とのインタフェース202(Rインタフェース1)、203(Rインタフェース2)、他のホスト装置等との通信を司るCPUインタフェース204、及び本体とのインタフェース205(ビデオインタフェース)の5つより構成される。

【0073】更に本実施例は、トライステートバツファ206、211、212、214、216、双方向バツファ207、209、210、8ビットを4ビットに変倍する機能を有する特別な双方向バツファ208、トライステート機能を有するDフリップフロップ213、215より構成される。又、BTCN0~BTCN10は図示しないCPUによつて設定される1/Oポート、218は1PUと本体との通信線(4ビット)、219は主走査同期信号HSNC及び副走査同期信号I TOP、220は8ビットのビデオ信号3系統+画像クロック+主走査イネーブル信号HVEよりなる計26ビットの信号、221は信号219と同様の信号、222は信号220と同様の信号、224は他の装置(複写機)との通信線である8ビット信号、223は他の装置(複写機)との通信線である4ビット(いずれの通信線とも後で詳述)信号である。

50 【0074】信号225は信号226(2ビット)及び

信号228(25ビット)を組み合わせた信号である。226は画像クロック及び副走査ビデオイネーブル信号VVEの計2ビット(236及び220の内の1ビット)信号、228はビデオ信号3系統+HVEの計25ビット信号、232は画像クロック(226の内の1ビット)、233はビデオ信号3系統+HVEの計25ビット信号、234は画像クロックVCLK及び副走査イネーブル信号VVEの計2ビット信号、235は画像クロック(235の内の1ビット)信号、237は信号233及び信号234とを組み合わせた信号である。236はVVE、238は信号220(26ビット)及びHSNC、VVE、ITOPの各信号の計29ビット信号である。

【0075】尚、300、303は2ビットの信号のうち、VCLKの1ビットのみを分離したラインを示す。次に、各モードにおけるI/Oポートの制御及び信号の流れについて述べる。ここで、トライステートのバッファ206、211、212、214、216はそれぞれに印加される制御信号(BTCN2、BTCN10、BTCN9、BTCN7、BTCN8)の状態がロー“0”でイネーブル、ハイ“1”でハイインピーダンス状態になる。双方向バッファ207、209、210は、例えば、“LS245”のような素子で実現され、それぞれのG及びD端子に印加される制御信号(BTCN0とBTCN1、BTCN3とBTCN4、BTCN5とBTCN6)に従って、G端子の状態がロー“0”かつD端子の状態がロー“0”でデータの流れがB→Aとなり、G端子の状態がロー“0”かつD端子の状態がハイ“1”でデータの流れがA→Bに、G端子の状態がハイ“1”でデータは何れの方向にも流れない(アイソレーション)状態になる。D型フリップフロップ213、215はイネーブル信号(BTCN7、BTCN8)の状態がロー“0”時にイネーブル、ハイ“1”時にハイインピーダンスとする。これらのD型フリップフロップは他のステーションへの出力時のビデオクロックとHYN、HVE、ビデオ信号とのタイミングを常に一定にする働きをしている。

【0076】本実施例のタンデムシステムでは、図1に示すようにIPU1008やステーション1001~1004が互いに接続されているが、ステーション1001~1004各々は同じ構成を持つので、それぞれのステーションはそれがマスタステーションとして割り当てられてもスレーブステーションとして割り当てられても互いに対する画像ビデオデータを転送或いは送受信できるように、以下に示すようなデータ送受信転送モードを持つ。

【0077】以下のモードに関する説明では、1つのステーションを中心に考え、そのステーションについて言及するときは“自装置”にデータを取り入れず、ただデータを中継して別のステーション或いはノード及びIPUに転

送する時には“自装置中継”と言う。また、自装置のアドレス値より小さいアドレス値を持つステーションは“下位アドレス装置”と、大きいアドレス値を持つステーションは“上位アドレス装置”と言う。

【0078】モード1: IPU→自装置中継→下位アドレス装置

モード2: IPU→自装置中継→上位アドレス装置

モード3: IPU→自装置

モード4: 下位アドレス装置→自装置中継→上位アドレス装置

モード5: 下位アドレス装置→自装置

モード6: 上位アドレス装置→自装置中継→下位アドレス装置

モード7: 上位アドレス装置→自装置

モード8: 自装置→IPU

モード9: 自装置→下位アドレス装置

モード10: 自装置→上位アドレス装置

モード11: IPU→自装置中継→上位アドレス装置及び下位アドレス装置

モード12: IPU→自装置及び自装置中継→下位アドレス装置

モード13: IPU→自装置及び自装置中継→上位アドレス装置

モード14: IPU→自装置及び自装置中継→上位アドレス装置及び下位アドレス装置

モード15: 下位アドレス装置→自装置及び自装置中継→上位アドレス装置

モード16: 上位アドレス装置→自装置及び自装置中継→下位アドレス装置

モード17: 自装置→IPU及び下位アドレス装置

モード18: 自装置→IPU及び上位アドレス装置

モード19: 自装置→上位アドレス装置及び下位アドレス装置

モード20: 自装置→IPU及び上位アドレス装置及び下位アドレス装置

尚、IPU1008とのデータ送受信及び中継にはインタフェース201が、下位アドレス装置とのデータ送受信及び中継にはインタフェース202が、そして、上位アドレス装置とのデータ送受信及び中継にはインタフェース203が用いられる。

【0079】このように、各ステーションが上位アドレス及び/或いは下位アドレスのステーションへのデータ中継機能を有するので、これにより、あるステーションがアドレス値が遠く離れているステーションへのデータ転送する場合でも、その間に位置するステーションが次々にデータを中継することによりデータが送られることになる。従って、各ステーションからみれば、何台ステーションが接続されても、実際のデータ転送はアドレス値ですぐ隣のアドレス値を持つ2つのステーションとのデータ送受信と、IPUとのデータ送受信のみとなるの

で、最大で3つの転送先(或いは転送元)とのデータ送受信能力を備えれば良いことになる。

【0080】このように本実施例のデジタル複写機は、以上のようなデータ送受信及び中継モードを有しているため、タンデムシステムに何台のステーションが接続されようとも、各ステーション(デジタル複写機)のデータ転送先(或いは転送元)は最大3つに限定されるので、このデジタル複写機を1つのステーションとして用い、図1〜図2に示すように接続する限り、何台でもステーションを接続してデータの転送を行うことができる。

【0081】次に、各モードにおけるCPUからの制御信号BTCN0〜BTCN10の状態を説明する。

(各モードにおけるビデオと同期信号の流れ)次に図18の構成における各モードにおけるI/Oポートの制御及び信号の流れについて説明する。

【0082】[IPUインタフェース→Rインタフェース1への転送(モード1)]

BTCN0←“1”(ハイレベル)  
BTCN1←“0”(ローレベル)  
BTCN2←“0”(ローレベル)  
BTCN3←“0”(ローレベル)  
BTCN4←“0”(ローレベル)  
BTCN5←X  
BTCN6←X  
BTCN7←“1”(ハイレベル)  
BTCN8←X  
BTCN9←“1”(ハイレベル)  
BTCN10←“0”(ローレベル)

ただし、Xはドントケアだが、信号はぶつからないように制御されているものとする。

【0083】信号の流れは、信号線238→信号線219→信号線221(ビデオインターフェース205からIPUインターフェース201へのHSNC、ITOPへの経路)、信号線222→信号線220→信号線228→信号線225(IPUインターフェース201からRインターフェース1への画像信号(24ビット)、HVEの経路)、及び信号線238(VVE)→信号線236(VVE)+信号線300(VCLK)→信号線226→信号線225(ビデオインターフェース205からRインターフェース1へのVCLK、VVEの経路)となる。

【0084】即ち、本実施例では、IPUインターフェース201からの画像データ(R、G、B合計24ビット)を、例えば上位アドレスが付されている装置にデータを送出する場合には、クロックVCLKはIPUインターフェースを介して入力し、一方、VVEは自装置から上位アドレスが付されている装置へ出力している。これは、自装置がいわゆるマスタ装置となって他の装置を制御するようにシステム全体を構成しているからであ

る。

【0085】[IPUインタフェース→Rインタフェース2への転送(モード2)]

BTCN0←“1”(ハイレベル)  
BTCN1←“0”(ローレベル)  
BTCN2←“0”(ローレベル)  
BTCN3←X  
BTCN4←“1”(ハイレベル)  
BTCN5←“0”(ローレベル)  
BTCN6←“0”(ローレベル)  
BTCN7←“1”(ハイレベル)  
BTCN8←“0”(ローレベル)  
BTCN9←“1”(ハイレベル)  
BTCN10←“0”(ローレベル)

信号の流れは、信号線238→信号線219→信号線221及び信号線222→信号線220→信号線228→信号線233→信号線237、及び信号線238→信号線236+信号線300→信号線226→信号線234→信号線237となる。

【0086】[IPUインタフェース→ビデオインタフェースへの転送(モード3)]

BTCN0←“1”(ハイレベル)  
BTCN1←“0”(ローレベル)  
BTCN2←“0”(ローレベル)  
BTCN3←X  
BTCN4←X  
BTCN5←X  
BTCN6←X  
BTCN7←X  
BTCN8←X  
BTCN9←“1”(ハイレベル)  
BTCN10←“0”(ローレベル)

信号の流れは、信号線238→信号線219→信号線221、及び信号線222→信号線220→信号線238となる。

【0087】[Rインタフェース1→Rインタフェース2への転送(モード4)]

BTCN0←X  
BTCN1←X  
BTCN2←X  
BTCN3←“1”(ハイレベル)  
BTCN4←“0”(ローレベル)  
BTCN5←“0”(ローレベル)  
BTCN6←“0”(ローレベル)  
BTCN7←“1”(ハイレベル)  
BTCN8←“0”(ローレベル)  
BTCN9←X  
BTCN10←“1”(ハイレベル)

信号の流れは、信号線225→信号線238→信号線233→信号線237、信号線225→信号線226→信

25

号線234→信号線237となる。

【0088】[Rインタフェース1→ビデオインタフェースへの転送(モード5)]

BTCN0←X

BTCN1←“1”(ハイレベル)

BTCN2←X

BTCN3←“1”(ハイレベル)

BTCN4←“0”(ローレベル)

BTCN5←X

BTCN6←“1”(ハイレベル)

BTCN7←“1”(ハイレベル)

BTCN8←“0”(ローレベル)

BTCN9←X

BTCN10←“1”(ハイレベル)

信号の流れは、信号線225→信号線228+信号線226→信号線233+信号線234→信号線220→信号線238、及び信号線225→信号線226→信号線234→信号線236→信号線238となる。

【0089】[Rインタフェース2→ビデオインタフェースへの転送(モード6)]

BTCN0←X

BTCN1←X

BTCN2←X

BTCN3←“0”(ローレベル)

BTCN4←“0”(ローレベル)

BTCN5←“1”(ハイレベル)

BTCN6←“0”(ローレベル)

BTCN7←“0”(ローレベル)

BTCN8←“1”(ハイレベル)

BTCN9←X

BTCN10←“1”(ハイレベル)

信号の流れは、信号線237→信号線233→信号線228→信号線225、及び信号線237→信号線234→信号線226→信号線225となる。

【0090】[Rインタフェース2→ビデオインタフェースへの転送(モード7)]

BTCN0←X

BTCN1←“1”(ハイレベル)

BTCN2←X

BTCN3←X

BTCN4←X

BTCN5←“1”(ハイレベル)

BTCN6←“0”(ローレベル)

BTCN7←X

BTCN8←“1”(ハイレベル)

BTCN9←“0”(ローレベル)

BTCN10←X

信号の流れは、信号線237→信号線233+信号線234→信号線220→信号線238、及び信号線237→信号線234→信号線236→信号線238となる。

26

【0091】[ビデオインタフェース→IPUインタフェースへの転送(モード8)]

BTCN0←“0”(ローレベル)

BTCN1←“0”(ローレベル)

BTCN2←“0”(ローレベル)

BTCN3←X

BTCN4←X

BTCN5←X

BTCN6←X

10 BTCN7←X

BTCN8←X

BTCN9←“1”(ハイレベル)

BTCN10←X

信号の流れは、信号線238→信号線220→信号線222、及び信号線238→信号線219→信号線221となる。

【0092】[ビデオインタフェース→Rインタフェース1への転送(モード9)]

BTCN0←X

20 BTCN1←“1”(ハイレベル)

BTCN2←X

BTCN3←“0”(ローレベル)

BTCN4←“0”(ローレベル)

BTCN5←X

BTCN6←X

BTCN7←“0”(ローレベル)

BTCN8←X

BTCN9←“1”(ハイレベル)

BTCN10←“0”(ローレベル)

30 信号の流れは、信号線238→信号線220→信号線228→信号線225、及び信号線238→信号線236+信号線300→信号線226→信号線225となる。

【0093】[ビデオインタフェース→Rインタフェース2への転送(モード10)]

BTCN0←X

BTCN1←“1”(ハイレベル)

BTCN2←X

BTCN3←X

BTCN4←“1”(ハイレベル)

40 BTCN5←“0”(ローレベル)

BTCN6←“0”(ローレベル)

BTCN7←“1”(ハイレベル)

BTCN8←“0”(ローレベル)

BTCN9←“1”(ハイレベル)

BTCN10←“0”(ローレベル)

信号の流れは、信号線238→信号線220→信号線228→信号線233→信号線237、及び信号線238→信号線236+信号線300→信号線226→信号線234→信号線237となる。

50 【0094】[モード1+モード2(モード11)]

27

BTCN0←“1” (ハイレベル)  
 BTCN1←“0” (ローレベル)  
 BTCN2←“0” (ローレベル)  
 BTCN3←“0” (ローレベル)  
 BTCN4←“0” (ローレベル)  
 BTCN5←“0” (ローレベル)  
 BTCN6←“0” (ローレベル)  
 BTCN7←“1” (ハイレベル)  
 BTCN8←“0” (ローレベル)  
 BTCN9←“1” (ハイレベル)  
 BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221、信号線222→信号線220→信号線228→信号線225、信号線222→信号線220→信号線228→信号線233→信号線237、信号線238→信号線236+信号線300→信号線226→信号線225、及び信号線238→信号線236+信号線300→信号線226→信号線234→信号線237となる。

【0095】 [モード1+モード3 (モード12)]

BTCN0←“1” (ハイレベル)  
 BTCN1←“0” (ローレベル)  
 BTCN2←“0” (ローレベル)  
 BTCN3←“0” (ローレベル)  
 BTCN4←“0” (ローレベル)  
 BTCN5←X  
 BTCN6←“1” (ハイレベル)  
 BTCN7←“1” (ハイレベル)  
 BTCN8←X  
 BTCN9←“1” (ハイレベル)  
 BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221、信号線222→信号線220→信号線238、信号線222→信号線220→信号線228→信号線225、及び信号線238→信号線236+信号線300→信号線226→信号線225となる。

【0096】 [モード2+モード3 (モード13)]

BTCN1←“0” (ローレベル)  
 BTCN2←“0” (ローレベル)  
 BTCN3←X  
 BTCN4←“1” (ハイレベル)  
 BTCN5←“0” (ローレベル)  
 BTCN6←“0” (ローレベル)  
 BTCN7←“1” (ハイレベル)  
 BTCN8←“0” (ローレベル)  
 BTCN9←“1” (ハイレベル)  
 BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221、信号線222→信号線220→信号線238、信号線222→信号線220→信号線228→信号線233→信号線237、及び信号線238→信号線236+

28

信号線300→信号線226→信号線234→信号線237となる。

【0097】 [モード1+モード2+モード3 (モード14)]

BTCN0←“1” (ハイレベル)  
 BTCN1←“0” (ローレベル)  
 BTCN2←“0” (ローレベル)  
 BTCN3←“0” (ローレベル)  
 BTCN4←“0” (ローレベル)  
 BTCN5←“0” (ローレベル)  
 BTCN6←“0” (ローレベル)  
 BTCN7←“1” (ハイレベル)  
 BTCN8←“0” (ローレベル)  
 BTCN9←“1” (ハイレベル)  
 BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221 (ビデオインターフェース205から1PUインターフェース201へITOP、HSNCを出力する経路)、信号線222→信号線220→信号線238 (1PUインターフェース201から24ビットビデオHVE、VCLKを205へ入力する経路)、信号線222→信号線228→信号線225 (1PUインターフェース201から24ビットビデオHVE、VCLKを202へ出力する経路)、信号線222→信号線220→信号線228→信号線233→信号線237 (1PUインターフェース201から24ビットビデオHVE、VCLKを203へ出力する経路)、信号線238 (VVE)→信号線236 (VVE)+信号線300 (VCLK)→信号線226 (VVE、VCLK)→信号線225 (1PUインターフェース201からのVCLKとビデオインターフェース205からのVVEとをRインターフェース202へ出力する経路)、信号線238→信号線236+信号線220→信号線226→信号線234→信号線237 (同じく1PUインターフェース201からのVCLKとビデオインターフェース205からのVVEとを上位Rインターフェース203へ出力する経路)となる。

【0098】本実施例では、かかるモード14で動作する図18に示す回路を有しているため、1PUインターフェース201から入力した画像データを他の画像形成装置及び自装置へ同時に転送することができる。

【モード4+モード5 (モード15)]

BTCN0←X  
 BTCN1←X  
 BTCN2←“1” (ハイレベル)  
 BTCN3←“1” (ハイレベル)  
 BTCN4←“0” (ローレベル)  
 BTCN5←“0” (ローレベル)  
 BTCN6←“0” (ローレベル)  
 BTCN7←“1” (ハイレベル)



29

BTCN8←“0” (ローレベル)

BTCN9←“0” (ローレベル)

BTCN10←“1” (ハイレベル)

信号の流れは、信号線225→信号線228→信号線233→信号線237、信号線225→信号線226→信号線234→信号線237、信号線225→信号線226+228→信号線234+233→信号線220→信号線238、及び信号線225→信号線226→信号線234→信号線236→信号線238となる。

【0099】[モード6+モード7 (モード16)]

BTCN0←X

BTCN1←“1” (ハイレベル)

BTCN2←X

BTCN3←“0” (ローレベル)

BTCN4←“0” (ローレベル)

BTCN5←“1” (ハイレベル)

BTCN6←“0” (ローレベル)

BTCN7←“0” (ローレベル)

BTCN8←“1” (ハイレベル)

BTCN9←X

BTCN10←“1” (ハイレベル)

信号の流れは、信号線237→信号線233→信号線228→信号線225、信号線237→信号線234→信号線226→信号線225、信号線237→信号線233+234→信号線220→信号線238、及び信号線237→信号線234→信号線236→信号線238となる。

【0100】[モード8+モード9 (モード17)]

BTCN0←“0” (ローレベル)

BTCN1←“0” (ローレベル)

BTCN2←“0” (ローレベル)

BTCN3←“0” (ローレベル)

BTCN4←“0” (ローレベル)

BTCN5←X

BTCN6←X

BTCN7←“1” (ハイレベル)

BTCN8←X

BTCN9←“1” (ハイレベル)

BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221、信号線238→信号線228→信号線225、及び信号線238→信号線220+300→信号線226→信号線225となる。

【0101】[モード8+モード10 (モード18)]

BTCN0←“0” (ローレベル)

BTCN1←“0” (ローレベル)

BTCN2←“0” (ローレベル)

BTCN3←X

BTCN4←“1” (ハイレベル)

BTCN5←“0” (ローレベル)

30

BTCN6←“0” (ローレベル)

BTCN7←“1” (ハイレベル)

BTCN8←“0” (ローレベル)

BTCN9←“1” (ハイレベル)

BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221、信号線238→信号線220→222、信号線238→信号線228→信号線233→信号線237、及び信号線238→信号線220+300→信号線226→信号線234→210となる。

【0102】[モード9+モード10 (モード19)]

BTCN0←X

BTCN1←“1” (ハイレベル)

BTCN2←X

BTCN3←“0” (ローレベル)

BTCN4←“0” (ローレベル)

BTCN5←“0” (ローレベル)

BTCN6←“0” (ローレベル)

BTCN7←“1” (ハイレベル)

BTCN8←“0” (ローレベル)

BTCN9←“1” (ハイレベル)

BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線228→信号線225、信号線238→信号線228→信号線233→信号線237、信号線238→信号線220+236→信号線226→信号線225、及び信号線238→信号線220+300→信号線226→信号線234→信号線237となる。

【0103】[モード8+モード9+モード10 (モード20)]

BTCN0←“0” (ローレベル)

BTCN1←“0” (ローレベル)

BTCN2←“0” (ローレベル)

BTCN3←“0” (ローレベル)

BTCN4←“0” (ローレベル)

BTCN5←“0” (ローレベル)

BTCN6←“0” (ローレベル)

BTCN7←“1” (ハイレベル)

BTCN8←“0” (ローレベル)

BTCN9←“1” (ハイレベル)

BTCN10←“0” (ローレベル)

信号の流れは、信号線238→信号線219→信号線221、信号線238→信号線220→222、信号線238→信号線228→信号線225、信号線238→信号線228→信号線233→信号線237、信号線238→信号線220+236→信号線226→信号線225、及び信号線238→信号線220+300→信号線226→信号線234→信号線237となる。

【0104】以上説明した様に本実施例によれば、出力画像の付加情報から、その出力画像を出力する際に用い

られたプリンタ部を特定することができることになる。  
 <第2の実施例>以上の説明した第1の実施例においては、重連システムを構成する各々のステーション毎（プリンタ毎）に異なる情報を付加する例について説明した。しかし本発明は以上の例に限定されるものではなく、すべてのステーションで同一の情報を付加する様に制御しても良い。このように制御する本発明に係る第2の実施例を以下に説明する。第2の実施例においても、基本構成は上述した第1の実施例と略同様である。

【0105】第2の実施例においては、付加情報は、上述した図14に示すアドオン処理のレジスタ2301～2308に格納されている。この値を通信により画像転送元のステーションから送り、各ステーションのCPUが設定することで、すべてのステーションで同一の情報を付加することができる。上述した図1の構成を例にとり、第2の実施例を説明する。

【0106】まず、重連システムを用いてあるひとつのステーションのリーダーの原稿台上に置かれた原稿画像を複数のプリンタから出力する際の手順を説明する。図1に示すようにA・B・C・Dの4台のステーションが重連システムに接続されており、ステーションAのリーダー部原稿台上に原稿となるものが置かれているとする。

【0107】まずステーションAのリーダー部の操作パネルを操作して、B・C・Dのステーションに異常がなく使用できることを確認する。そして確認した後、A・B・C・D全てのステーションを用いてステーションAのリーダー部原稿台上にある原稿データを出力するように設定し、コピー枚数を設定する。そして、ステーションAのコピースタートキーを押すと、ステーションAは設定されたコピー枚数を各ステーションに分配し、全てのステーションに向けてプリントスタートコマンドを発行する。

【0108】プリントスタートコマンドは、画像を転送するステーションが、どのステーションを使用するか、また、使用される各ステーションにどのように枚数を分配するのかなどを指定し、使用されるステーションに画像受取の準備をさせるためのコマンドである。このコマンドは、画像転送元アドレス・要求先アドレス・用紙サイズ・枚数などのほかに、各々のステーションのアドオン処理部のレジスタ2301～2308に設定すべき付加情報もパラメータとして含まれる。

【0109】B・C・Dのステーションは、このプリントスタートコマンドを受け取ると、このコマンドに付属して送られてくるコピー枚数・用紙サイズ等のパラメータ、および付加情報をセットし、このコマンドの発行元のシステムアドレスと自分自のシステムアドレスを元にビデオ信号の切替を行なう。そして、自分自身の画像メモリへの書き込みのための制御を、1/F上のVIDEO制御線（VCLK, HSYNC, VE）に切り替え、画像信号待ちの状態に入る。

【0110】一方、ステーションAは、画像読み取りのための設定を行い、自分自身の画像メモリへの書き込みのための制御信号が1/F上のVIDEO制御線へも出るように切り替えを行い、画像読み取り動作を開始する。B・C・Dの各ステーションは、ステーションAの出す制御信号を用いて各々の画像メモリへの書き込みを行う。ステーションAの画像読み取り動作が完了すると、ステーションAから画像転送終了コマンドが発行され、ステーションAおよびB・C・Dのステーションはそれぞれプリントアウト動作に入る。この結果、すべての出力画像について付加情報は同じになっている。

【0111】同様の手順をとることによつて、A・B・C・Dどのステーションのリーダー部原稿台上に原稿がある場合においても、そのステーション上の操作パネルでの操作により、複数ステーションを利用した出力を得ることが可能である。ただし、ステーションBから画像を転送したときには、すべての出力画像の付加情報はステーションB固有のものとなり、C、Dの時も同様である。

【0112】重連システムに接続されたひとつのステーションに、1PUなどの外部I/F装置を介して接続されたホストコンピュータからの出力を複数のステーションを用いて出力する際も同様に、1PUが接続されているステーション（今回の場合はステーションA）から発行されるプリントスタートコマンドにより付加情報がセットされ、すべての出力画像について付加情報は同じになる。

【0113】以上説明した様に第2の実施例によれば、出力画像の付加情報から、その出力画像を出力する際に用いたリーダーを特定することができることになる。

<第3の実施例>図19に本発明に係る第3の実施例におけるリーダーのデジタル画像処理部のブロック図を示す。図19において、上述した図1と異なるのは特殊原稿判定部129が加わった点である。他の構成は上述した図1と同様であるため、同一番号を付し詳細説明を省略する。

【0114】（特殊原稿判定部）図20に特殊原稿判定部129のブロック図を示す。図20において、3101は、後述する図22、図23に示す間引き回路であり、特殊原稿判定部の処理回路の負荷を軽減するために、データを間引いている。3102は、色味マッチング・ルックアップテーブルROM（読み出し専用メモリ）であり、複数種類の特定原稿との色味のマッチングを行う。第3実施例においては、予め8種類の特定原稿について、その色味分布を調べ、当該画素の色味が、それら特定原稿の色味と一致するか否かの判定結果が保持されている。

【0115】3103-1、3103-2、…、3103-8はそれぞれ同じハードウェアで構成される色味判定回路であり、積分器3104、レジスタ3105、3

106、3107、比較器モジュール3108より構成され、それぞれ特定原稿が原稿中に存在する可能性を2ビットで判定をする。3109は、最大値回路であり、色味判定回路3103-1~3103-8の判定結果出力の最大値を出力する。即ち、8種類の特定原稿のうちで存在する可能性の最大のものについての判定結果を出力する。

【0116】ここで、特殊原稿判定部129は、複数の特殊原稿のうち少なくともひとつを読み込み中である可能性の判定を行い、判定信号Hが多値2ビットで出力される。即ち、複数の特殊原稿のうちすくなくともひとつを読み込み中である可能性が最も強い場合には、H="3"を出力し、その可能性が最も少ない場合には、H="0"を出力する。このHは不図示のCPUに取り込まれ、現在読み込まれている原稿が特殊原稿であるか否かが判別可能に構成されている。この特殊原稿は、例えば複写されては不具合が発生する虞のあるもの等である。

【0117】以上の構成を備える第3の実施例の制御を図21のタイミングチャートも参照して以下に説明する。図21は第3の実施例における主走査タイミングチャートを示す図である。図21において、VSYNC信号は副走査区間信号であり、副走査の画像出力区間を示す信号である。HSYNCは、主走査同期信号であり、主走査開始の同期をとる信号である。SEL信号は、間引き回路3101で用いられるタイミング信号である。CLKは、画像の転送クロックであり、本実施例における画像処理の基本クロックである。CLK'はCLK信号を2分周したクロックであり、特殊原稿判定部129における基本クロックとなる。

【0118】CLK'及びSEL信号は、図22に示される様な回路で生成される。即ち、インバータ3221、2ビットカウンタ3222、インバータ3223、\*

$$y_i = (\alpha/255) y_{i-1} + \beta x_{i-1} \quad (\text{式1})$$

ここで $\alpha$ および $\beta$ は予め設定されている定数であり、これらの値の大きさによつて積分器の諸特性が決定される。

【0122】例えば、 $\alpha=247$ 、 $\beta=8$ の場合において、本積分器の入出力の例を図25に示す。即ち、図25の(a)に示される様な入力 $x_{i-1}$ に対して、(b)に示される様な出力 $y_i$ が出力される。ここで、3601、3602の様に周囲が殆ど"0"であるにもかかわらず"1"である様な入力や、3603の様に周囲が殆ど"1"であるにもかかわらず"0"である様な入力は、ノイズ(雑音)であると考えられる。これを積分器で処理し、図20のレジスタ3105、3106、3107に(R1)、(R2)、(R3)の様な適当なしきい値をセットし、これで積分器の出力 $y_i$ を2値化することによつて、ノイズ(雑音)を除去することができるわけである。

\*ANDゲート3224より構成される。2ビットカウンタ3222は、主走査同期信号であるHSYNC信号により、クリア(初期化)された後、CLK信号をカウントし、2ビットでそのカウント値(D0、D1)を出力する。その上位ビットD1がCLK'信号として出力され、下位ビットD0の反転信号と上位ビットD1との論理積がSEL信号として出力される。

【0119】その結果、図23に示す回路において、CLK信号でデータを保持するフリップフロップ3301、3302、3303および3307、3308、3309、セレクト3304、3305、3306、CLK'信号でデータを保持するフリップフロップ3310、3311、3312より構成される間引き回路によつて、図21に示されるように、CLK信号で転送されるR(またはG、B)信号の中から、1/4の割合で間引かれ、CLK'に同期をとられたR'(またはG'、B')信号を得ることができる。

【0120】(積分器)図24に図20に示す積分器3104の詳細ブロック図を示す。図24において、3501および3505はCLK'信号の立ち上がりタイミングでデータを保持するフリップフロップである。3502は乗算器であり、8ビットの2入力信号(A、B)を入力し、乗算結果として8ビットの信号( $A \times B / 255$ )を出力する。3503も乗算器であり、1ビットの入力信号(A)及び8ビットの入力信号(B)を入力し、乗算結果として8ビットの出力信号( $A \times B$ )を出力する。3504は加算器であり、8ビットの2入力信号(A、B)を入力し、加算結果として8ビットの信号( $A + B$ )を出力する。

【0121】以上の構成を備える本積分器においては、2値入力信号 $x_i$ に対し、出力される8ビットの出力信号 $y_i$ は、次式で表わされる。

$$y_i = (\alpha/255) y_{i-1} + \beta x_{i-1} \quad (\text{式1})$$

【0123】(比較器モジュール)図26に図20に示す比較器モジュール3108の詳細ブロック図を示す。図26において、3701、3702、3703は比較器であり、3704はインバータ、3705はANDゲート、3706、3707はORゲートである。予め、レジスタ3105にはR1、レジスタ3106にはR2、レジスタ3107にはR3なる値がセットされており、 $R1 > R2 > R3$ なる関係がある。

【0124】この構成により、結果として、出力には、判定結果が2ビットに量子化されて出力される。すなわち、 $R1 < (\text{入力})$ の場合、「11」が出力され、 $R2 < (\text{入力}) \leq R1$ の場合、「10」が出力され、 $R3 < (\text{入力}) \leq R2$ の場合、「01」が出力され、 $(\text{入力}) \leq R3$ の場合、「00」が出力される。

【0125】判定結果に応じて、図示されないCPUによつてシステムが制御される。本実施例では、出力が

「11」の場合、マスタステーションのリーダはその時点で読み取り動作をやめ、システムにリセットをかける。出力がそれ以下の場合は、通常の動作を行う。以上の様に制御することにより、不用意に複写されては不具合が生じる特殊原稿が読み込まれた場合には、その後の処理を中断してこの原稿の複写を有効に防止出来る。

【0126】<第4の実施例>本発明は、前述の第1、第2、第3の実施例に限られるものではない。例えば、第1の実施例においては、付加する特定パターンとして、装置固有の製造番号もしくはこれを符号化したものを付加していたが、装置を限定するための情報であればこれに限るものではない。

【0127】例えば、装置の製造日付、装置のロット番号、装置のバージョン等、装置を限定するための情報であつてもよい。

<第5の実施例>第1及び第2、第3、第4の実施例においては、複写した装置を限定するものであつたが、本発明は、これに限らず、複写した人物を限定するものであつてもよい。

【0128】たとえば、装置使用にあたり、使用者を限定するためのIDカードを差し込むことを必要とする装置や、ID番号を入力することを必要とする装置が既に公知となつているが、これらの装置においては、認識されたID番号あるいは、それを符号化したものを特定パターンとして、付加してもよい。また、コピーした日付もしくは、それを符号化したものを特定パターンとして付加してもよい。

【0129】<第6の実施例>以上の説明は、主にアドオン部119を備え、特定画像の出力装置を特定等できる場合を例に説明した。しかし、本発明は以上の例に限定されるものでは無く、このような要求の無い場合にはこのアドオン部119を省略することもできる。この場合においても、同様に複数の画像形成装置より所望の出力結果が得られる。このようにアドオン部119を省略した本発明に係る第6の実施例の構成例を図27に示す。

【0130】図27において、アドオン部119を省略した点を除いては、上述した図7に示す第1実施例と同様構成である。第6実施例においては、上述した第1実施例の構成及び動作中、アドオン部119を除いた構成、動作であり、詳細説明を省略する。

<第7の実施例>以上の各実施例においては、各画像形成装置内にそれぞれメモリ部106を備え、このメモリ部106内に読み取った画像や出力画像を格納していた。しかしながら、近年の画像形成装置、例えばデジタル複写機等の高速化に伴い、大きな容量を備えたメモリの必要性も高まつており、また、複数の画像形成装置で構成された画像形成システムにおいて、このメモリを各画像形成装置で共同利用可能であればより柔軟性も増し、必要なCVに応じてシステム構築台数を変更するこ

とが可能な拡張性を備えた画像形成システムとできる。

【0131】一方、反射原稿のみならず多種多様の画像（例えばコンピュータグラフィック（CG）画像）を出力したいという要求は依然として高く、この機能は現在のデジタル複写機では必須である。このような場合においても、CG画像を各画像形成装置より出力可能とすれば、簡単な構成で達成できる。以上の点に鑑み、システムを構成する画像形成装置の1つに上述の構成に加えてシステムに接続された他の画像形成装置よりアクセス可能な画像メモリユニットを備える本発明に係る第7の実施例を以下に説明する。

【0132】なお、以下の説明では、画像メモリユニットを、内蔵するメモリ部106とは全く別の構成として説明するが、本発明は以上の例に限定されるものではなく、特定の画像形成装置のメモリ部106を外部装置よりアクセス可能に構成してもよいことは勿論である。本実施例の画像メモリユニットは、例えば上述した第1の実施例における図2に示す各ステーションのI/F部1101~1104の詳細構成（図18参照）に示されているIPU1108とのインタフェースであるIPUインタフェース201に接続される。なお、IPUインタフェース201と各インタフェースとの信号のやり取りは、上述した第1の実施例における転送モードで説明した制御に従つて行われる。

【0133】図28に、図18に示すIPUインタフェース201に接続される本発明に係る第7の実施例の画像メモリユニットの詳細ブロック構成を示す。図28に示す画像メモリユニットは、CPU603の制御下で、外部（他の装置やコンピュータ1009等）からの、あるいは自装置内の他の構成（リーダ部351等）からの画像信号や制御信号を、図18のIPUインタフェース201に接続される外部インタフェース609を介して受け取る。周波数変換回路613で外部の画像クロックとメモリユニット内の画像クロックとの同期を取り、アドレスコントローラ606、データコントローラ607を介して、画像メモリ604に記憶する。なお、外部装置がコンピュータ装置である場合には、後述する様にCPU603で直接取り込み、アドレスバス、データバスを介して直接画像メモリ604をアクセスする。

【0134】画像メモリ604に記憶された画像データを読み出す場合においても、外部装置（例えばリーダ部351等）と同期を取り、画像メモリに記憶されたデータを出力する。図28において、画像メモリ604は、1画素についてRGB計24ビット分の容量を有している。そして、この画像メモリ604のメモリアクセス時の制御信号の制御は、前述したI TOPに相当する外部副走査同期信号（619の内の1ビット）や内部主走査同期信号HSYNC IPU等に基づいてアドレスコントローラ605より生成される信号に従つて、あるいはCPU603よりのアドレスバスよりの信号に従つて（セ

レクタ608でいずれか一方を選択する)行われる。

【0135】周波数変換回路613は、外部インタフェース609を介して接続される外部機器と画像メモリ604とのタイミングを合わせるためのものであり、ここではFIFOバッファが使用されている。この周波数変換回路613へは、書き込みクロック信号として前述したVCLKに相当する外部のクロック(信号線618の内の1ビット)、書き込みリセット信号として外部主走査同期信号(信号線619内の1ビット)、書き込みイネーブル信号として外部主走査同期信号に同期したイネーブル信号(信号線618の内の1ビット)を、また読み出しクロック信号として内部クロック(VCKIPU)、読み出しリセット信号として外部主走査同期信号及びVCKIPUに基づいて内部SYNC発生器614で生成される内部主走査同期信号(HSYNCIPU)、内部主走査同期信号及び内部クロックにより不図示のエリアイネーブル生成器により発生される読み出しイネーブル信号(ENIPU2)を制御信号として用いる。

【0136】以上の制御信号に従ってFIFOバッファへの書き込み/読み出しを行うことにより、外部の画像クロックとメモリユニット内の画像クロックとの同期をとっている。また、内部SYNC発生器614は、トライステートバッファ612よりの外部主走査同期信号及び内部クロック信号VCKIPUによつて、内部主走査同期信号(HSYNCIPU)を生成する。

【0137】次に図28に示す第7の実施例の画像メモリユニットの構成及び動作を機能別に詳細に説明する。

(画像メモリへの書き込み機能) まず、例えば外部装置がリーダ部351や他の画像形成装置等の、コンピュータでない場合の画像メモリ604での画像データの書き込み制御を説明する。

【0138】この場合においては、入力モードに設定された外部インタフェース609から入力されるRGB画像信号616~618(各8ビット)は、トライステートバッファ610、更に620~622を介して周波数変換回路613に送られる。この時、トライステートバッファ610及び612はイネーブル状態、又トライステートバッファ611はデイスイネーブルに成る様に、セクタ608はアドレスコントローラ606よりの信号を画像メモリ604に出力する様にCPU603で制御される。

【0139】周波数変換回路613は、例えばリーダ部351等の外部装置よりの主走査同期信号に従ってメモリユニット内の画像クロックとの同期をとり、ここからの出力信号623~625はデータコントローラ607を介して画像メモリ604に書き込まれる。一方、画像メモリ604には、外部副走査同期信号(619の内の1ビット)や内部主走査同期信号HSYNCIPU等に基づいてアドレスコントローラ605より生成されるア

ドレス信号や制御信号が入力されており、これらの信号に従って順次外部インタフェース609を介して送られてくる画像データが画像メモリ604内に格納される。

【0140】以上説明した様に、画像メモリ604は、外部副走査イネーブル信号(619の内の1ビット)や内部主走査同期信号HSYNCIPU等に基づいて入力データを書き込むことができるため、この信号を出力可能なシステムに接続された装置、構成であれば、上述した図18の説明における制御に従って、任意の装置、構成から書き込むことができる。

【0141】次に、例えば外部装置がコンピュータである場合の画像メモリ604への書き込みについて説明する。コンピュータからは、例えばGPB等で画像データが送られてくる。このためCPU603では、この例えばGPB等で送られてくる画像データを、一旦外部インタフェース609及び信号線601を介してCPU603内の不図示のメモリに蓄積する。そして、その後にCPU603がデータコントローラ607及びセクタ608を制御して、アドレスバス605及びデータバス602のデータが画像メモリ604に供給される様に制御する。そして、アドレスバス605及びデータバス602を介してコンピュータからの画像データを直接に画像メモリ604に書き込む。なお、この際に、画像転送はDMAを用いても良い。

【0142】以上の説明のごとく、コンピュータ1008は、任意のCGデータ等を画像メモリ604に書き込むことができる。

(外部機器への画像データ出力) 次に、上述の制御で画像メモリ604に格納された画像データの、外部機器への転送制御を説明する。この場合には、CPU603は、ENIPU2をデイスイネーブル状態に、トライステートバッファ611、612をイネーブル状態に、トライステートバッファ610をデイスイネーブル状態に制御する。

【0143】そして、画像メモリ604に記憶されたデータの読み出し時におけるアドレス制御は、以下の制御で行われる。システムに接続された他装置より、あるいは自装置内の他の構成より画像データを読み出す場合には、IPUインタフェース201、外部インタフェース609を介して送られてくる外部装置よりの主走査同期信号及び副走査同期信号を受け取り、トライステートバッファ612を介してアドレスコントローラ606に送る。例えばリーダ部351が画像データを読み出す場合には、リーダ部351の外部インタフェースを介して送られてくる主走査同期信号及び副走査同期信号を、外部インタフェース609で受け取り、トライステートバッファ612を介してアドレスコントローラ606に送る。

【0144】アドレスコントローラ606は、内部SYNC発生器614で生成された走査同期信号HSYNC

1PU及び外部より送られてくる副走査同期信号に同期させて読み出しアドレス信号を順次歩進させて画像メモリ604に供給する。このアドレス信号に従って画像メモリ604より読み出された画像データは、データコントローラ607、トライステートバッファ611を介して外部インタフェース609に送られる。そして、外部インタフェース609より図18に示す1PUインタフェース201、他の各インタフェースを介して外部装置に転送される。例えばビデオインタフェース205を介してリーダ部351に取り込まれる。

【0145】この場合において、例えば他のステーションが画像メモリ604を読み出した場合には、読み出しのための制御信号及び読み出した画像データは、システムに接続されている他の装置にも順次送ることができる。このため、この読み出し画像データは、制御信号を出力した装置のみならず、システムに接続されているあらゆる装置で同時に取り込むことが可能となる。特に、主走査及び副走査の速度が同じである場合には極めて容易に互いに同期を取って画像データを取り込むことができる。

【0146】このように、画像メモリ604よりの画像データを、それぞれの装置のリーダ部351がそれぞれのビデオインタフェースを介して取り込み、メモリ部106等に格納することが可能であり、プリンタ部352への印刷出力等所定の処理が実行できる。以上説明した様に第7の実施例によれば、システムに接続された各装置が上述した様な主走査同期信号を用いる事により、プロセススピード、解像度及び画素クロックが同じ画像形成装置において外部画像メモリユニットを接続したシステムを構築する時、図28に示す画像メモリユニットを、一台の画像形成装置に接続することにより、システムに接続された複数の画像形成装置内のメモリへの転送をより容易なハード構成及び制御で実現する事ができる。更に、画像形成装置内のメモリが読み書き同時可能な構成になつていれば、各装置のリーダ部351の(具体的には画像データを実際に処理するプリンタ部352の)主走査同期信号を用いて書き込み・読み出しを同時に行えるので、より速いコピースピード時間が得られる。

【0147】<第8の実施例>図29は本発明に係る第8の実施例におけるデジタル画像処理部の構成を示すブロック図であり、内蔵メモリに、YMCKシリアルデータを書き込める様に構成している。図29においても、上述した図7及び図27に示す構成と同様構成には同一番号を付し詳細説明を省略している。

【0148】図27等と相違するのは、図27等のLOG回路123とメモリ部106とが直結され、入出力が24ビットであつたセクタ125と $\gamma$ 補正回路109の間にマスキング・UCR回路107が配設されていた構成に変え、LOG回路123の出力にマスキング・U

CR回路703を接続し、この出力にセクタ705を接続し、その後にメモリ706を接続した構成、及び、セクタ125に変え、入出力が8ビットのセクタ701として、メモリ部706よりの出力をセクタ701に接続され、その後直接に $\gamma$ 補正回路109に接続した構成としている点である。

【0149】具体的に第8の実施例の構成を説明する。

① メモリ部706での記憶をYMCKで行うために、マスキング・UCR回路703をメモリ部706の前に配設している。

② 図27等の例では、外部装置への出力時とノーマル時で、それぞれの入力データを切り替えるセクタ125が24ビット入出力であつたが、図29のセクタ701では8ビット入出力になつている。ただし、セクタ125の制御信号127とセクタ701の制御信号702の制御法には相違はなく、同じである。

【0150】③ セクタ705を追加している。このセクタ705は、外部からの信号か反射原稿からの信号かの切り替えを行うものである。セクタ705の制御法は、ビデオインタフェース205よりの外部信号をYMCKシリアルデータとしてメモリ部706に記憶したい時は、B入力を選択して出力する様に制御信号を「1(ハイレベル)」に、その他の時はA入力を選択して出力する様に制御信号を「0(ローレベル)」に制御する。この制御信号は、不図示のCPUでセットされる。

【0151】④ メモリ部706の書き込みを各色ごとに制御できる。即ち、YMCKシリアルの書き込みを行える。

⑤ 図29の4点が第8の実施例に特有の構成であり、他の部分については同様である。以上の様に構成することにより、メモリ部706への記憶をYMCKで行うことが可能となると共に、セクタの入出力も8ビットで足り、構成が簡単とできる。しかも、YMCKシリアルで画像メモリ604に記憶させることが可能となる。

【0152】第8の実施例の、デジタル画像処理部を図29の構成とした場合における画像メモリユニット(1PU)の構成を図30に示す。ブロック図である。図30において、上述した第7実施例における図28と同様構成には同一番号を付し詳細説明を省略する。図30と図28の差異としては、第8の実施例においては、画像データとしてCMYKシリアル出力が可能に構成した点が挙げられる。具体的には、画像メモリ604の出力に(データコントローラ801との間に)LOG回路802、マスキング・UCR回路803(本実施例では、面順次にY、M、C、Bkを出力するように構成されている)、 $\gamma$ 補正回路804を設けた点である。

【0153】更に、 $\gamma$ 補正回路804の出力はデータコントローラ801に入力されており、信号線623、615を通り、外部インタフェース609から外部装置に

転送可能に構成している。以上の様に構成したことにより、例えばMCYKシリアル出力を得ようとする時には、図30に示す画像メモリユニットが接続されている装置は、副走査読みだしエネブル信号を合計4回送る。そして、アドレスコントローラ606は、副走査読みだしエネブル信号が来る毎にそれぞれ画像メモリ604の記憶データを読み出し、LOG回路802、マスキング・UCR回路803、 $\gamma$ 補正回路804は副走査読みだしエネブル信号が来る毎にMデータ、Cデータ、Yデータ、Kデータを順次シリアル出力してデータコントローラ801に送る。そしてこのデータは、信号線623、615を通り、外部インタフェース609から外部装置に転送される。

【0154】以上の構成により、MCYKシリアルデータを順次外部インタフェース609を介して他の接続装置に転送することができ、この転送データを受けた各システム接続装置（ステーション）は同時に書き込みが可能になる。以上の構成を備える第8の実施例においても、各システム接続装置が同じ主走査同期信号を用いて画像メモリユニットにデータを書き込み、また読み出すことにより、プロセススピード、解像度及び画素クロックが同じ画像形成装置において外部画像メモリユニットを接続したシステムを構築する時、外部画像メモリユニットから複数の画像形成装置内のメモリへの転送をより容易なハード構成及び制御で実現する事ができる。

【0155】なお、本発明は、複数の機器から構成されるシステムに適用しても、1つの機器から成る装置に適用しても良い。また、本発明はシステム或いは装置にプログラムを供給することによって達成される場合にも適用できることは言うまでもない。

#### 【0156】

【発明の効果】以上説明した様に本発明によれば、付加情報を適切に設定することにより、出力画像からそれを出力、あるいは複写した画像形成装置を正しく特定できる。また、所定の装置に画像メモリユニットを接続することができ、他の装置よりの同期信号を用いることにより、画像メモリ読出データを接続装置で同時に読み込むことができ、プロセススピード、解像度及び画素クロックが同じ画像形成装置において画像メモリユニットから複数の画像形成装置内のメモリへの転送をより容易なハード構成及び制御で実現する事ができる。

#### 【図面の簡単な説明】

【図1】本発明に係る一実施例の重連システムの接続形態を示す概念図である。

【図2】図1に示す重連システムでのビデオ信号関連部分の接続形態を示す概念図である。

【図3】図1に示す重連システムでのシリアル通信線部分の接続形態を示す概念図である。

【図4】本実施例における重連システムでのシリアル通信でのデータ送信時のタイミングを示す図である。

【図5】本実施例における重連システムでのシリアル通信で用いられる主なコマンドを示す図である。

【図6】本実施例の各ステーションの画像形成装置の構成を示す図である。

【図7】図6に示す画像形成装置におけるリーダのデジタル画像処理部のブロック構成図である。

【図8】図7に示すビデオバスセクタおよびその周辺部のブロック構成図である。

【図9】本実施例のアドオン部における付加パターンのドットを説明する図である。

【図10】本実施例のアドオン部におけるアドオンラインを説明する図である。

【図11】本実施例のアドオン部におけるアドオンラインの並べ方を説明する図である。

【図12】本実施例のアドオン部におけるアドオンラインでの情報の表わし方を説明する図である。

【図13】本実施例のアドオン部におけるアドオンラインのマークを説明する図である。

【図14】図7に示すアドオン部の詳細構成を示すブロック図である。

【図15】図7に示すアドオン部の詳細構成を示すブロック図である。

【図16】本実施例のアドオン部におけるアドオン処理によるドットの配置例を示す概念図である。

【図17】本実施例のリーダにおけるポリゴンスキヤナの構成を示す概念図である。

【図18】図2に示す他の装置とのインターフェイス部の詳細構成を示す図である。

【図19】本発明に係る第3の実施例におけるリーダのデジタル画像処理部のブロック構成図である。

【図20】図19に示す特殊原稿判定部の詳細構成を示すブロック図である。

【図21】第3の実施例における特殊原稿判定部に関する主走査タイミングを示す図である。

【図22】図20に示す分周回路の詳細構成を示すブロック図である。

【図23】図20に示す間引き回路の詳細構成を示すブロック図である。

【図24】図20に示す積分器の詳細構成を示すブロック図である。

【図25】図24に示す積分器に対する入力の例及び出力の例を示す概念図である。

【図26】図20に示す比較器モジュールの詳細構成を示すブロック図である。

【図27】本発明に係る第6実施例の画像形成装置におけるデジタル画像処理部のブロック構成図である。

【図28】本発明に係る第7実施例の画像メモリユニット（IPU）の詳細ブロック構成を示す図である。

【図29】本発明に係る第8実施例におけるデジタル画像処理部の構成を示すブロック図である。

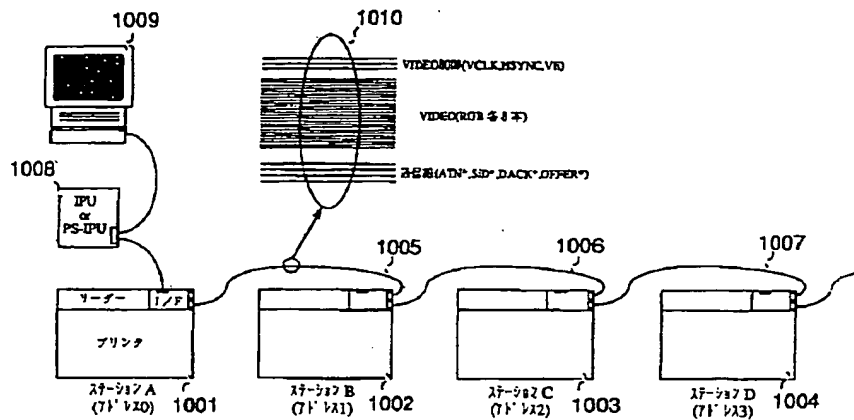
【図30】第8実施例における画像メモリユニット (1PU) の詳細ブロック構成を示す図である。

【符号の説明】

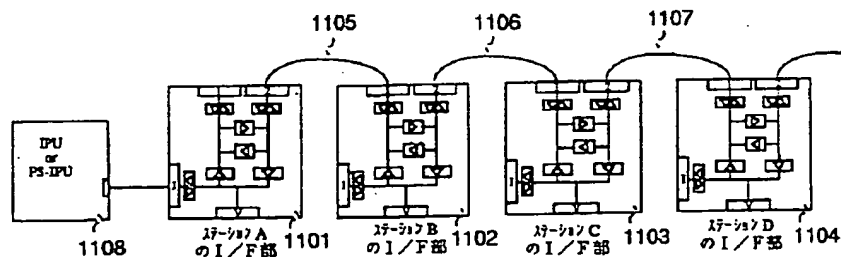
101 CCD  
102 A/D&S/H回路  
103 シェーディング回路  
104 入力マスク回路  
105 変倍回路  
106 メモリ部  
107 マスキング・UCR回路  
109  $\gamma$ 補正回路

110 エッジ強調回路  
116 領域生成部  
119 アドオン部  
123 LOG回路  
124 セクタ  
125 セクタ  
129 特殊原稿判定部  
130 ビデオバスセクタ部  
205 ビデオインターフェース  
10 352 プリンタ

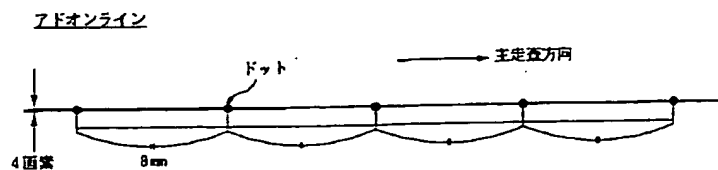
【図1】



【図2】

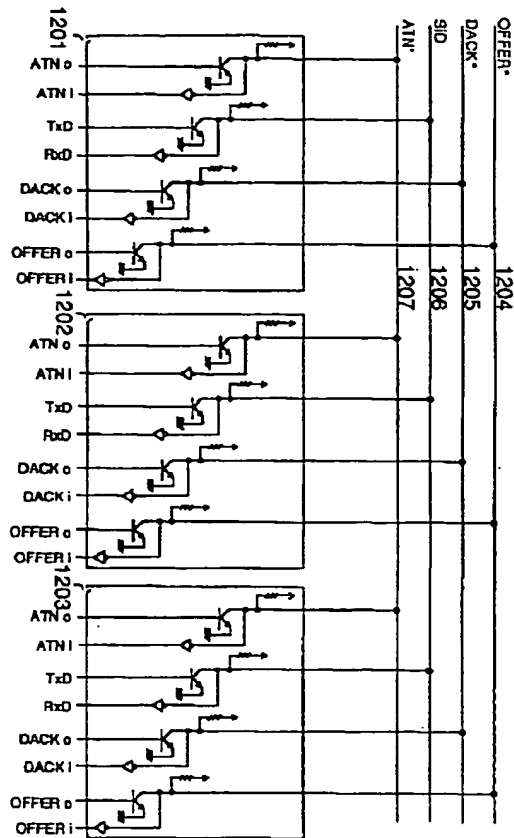


【図10】

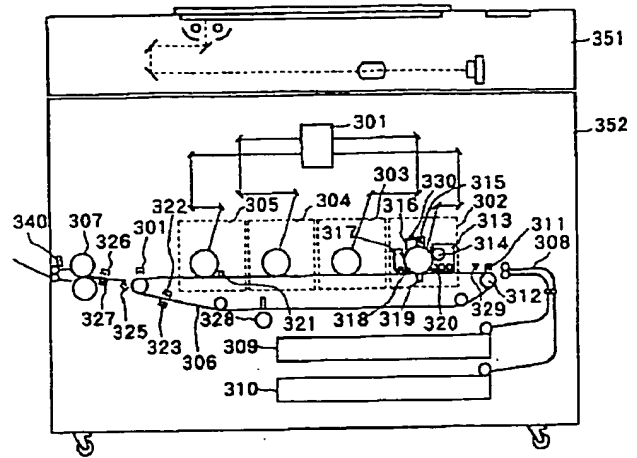




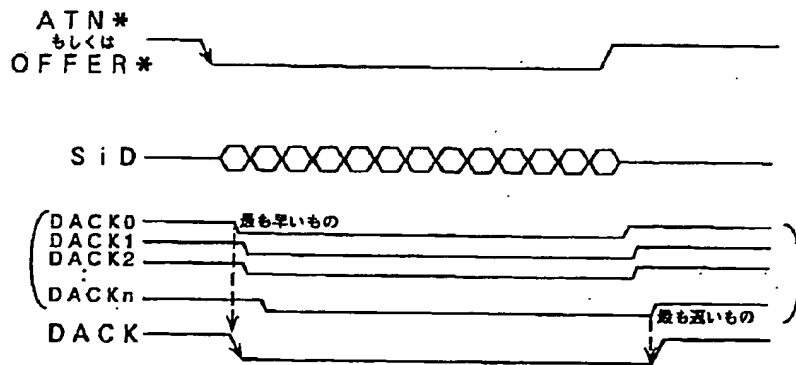
【図3】



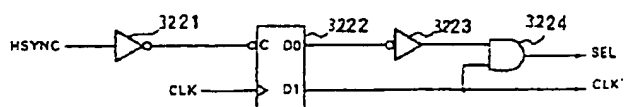
【図6】



【図4】



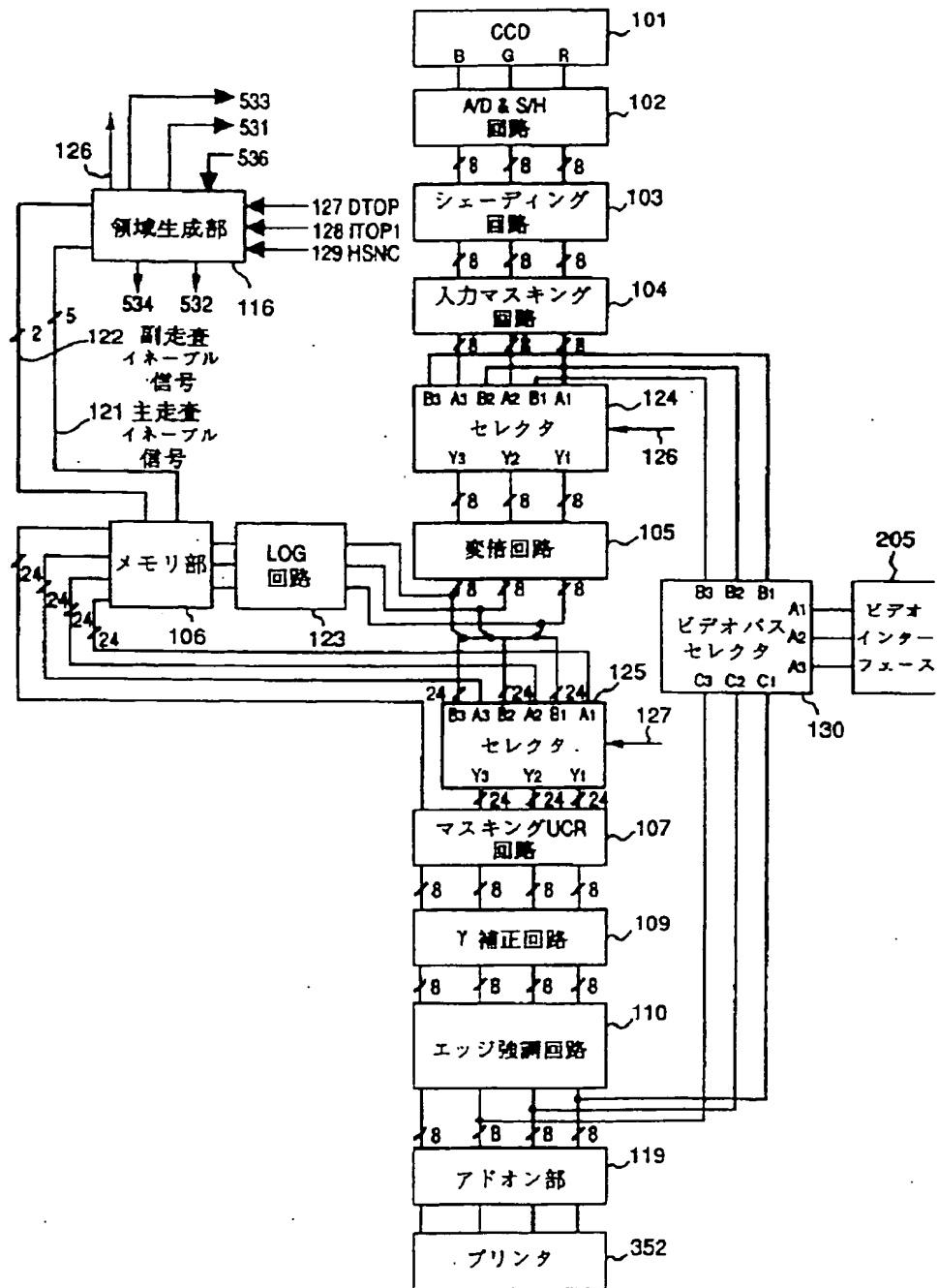
【図22】



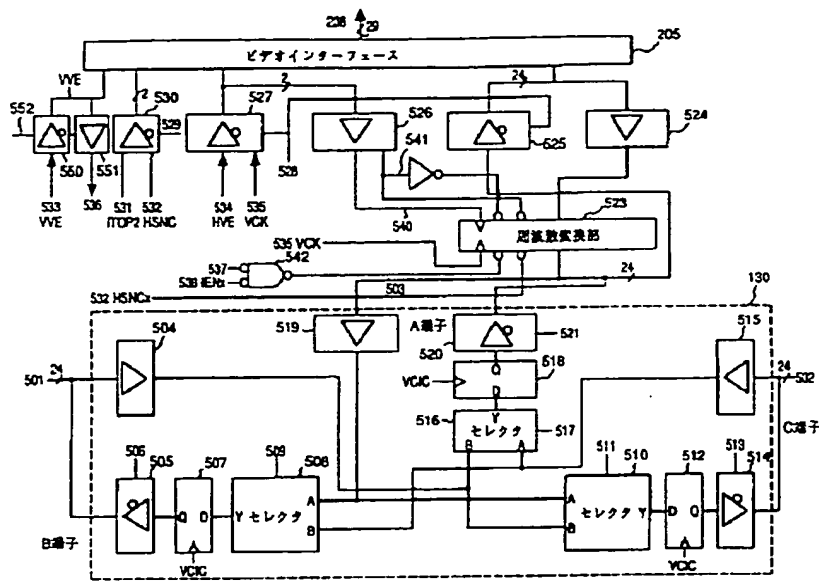
【図5】

コード	コマンド	内 容
10	インターフェイススクリア	マスターが電源立ち上げ時の自分自身の初期化終了後に発行
01	プリントスタート	画像の転送元が発行 スタート要求元アドレス・スタート要求先アドレス 用紙選択・枚数 などが含まれる
03	ステータス要求	マスターが一定間隔で発行する 要求先アドレスを含む
05	ステータス転送	マスターの発行するステータス要求に応じて、 スレーブは一定時間以内にこのコマンドを発行する 自分のアドレスに続いてプリンタステータスや エラーの有り無しなどを含む
06	画像転送終了	画像の転送元が画像転送終了後に発行

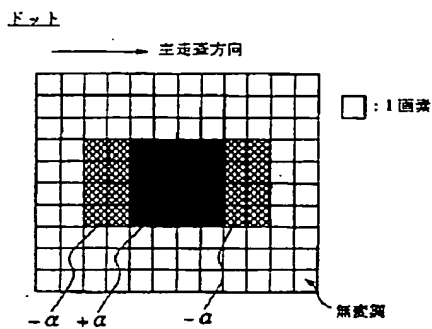
【図7】



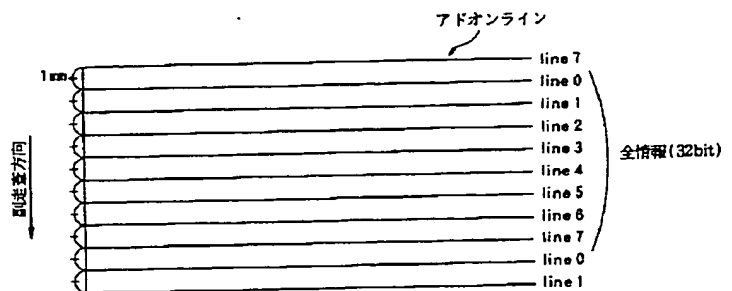
【図 8】



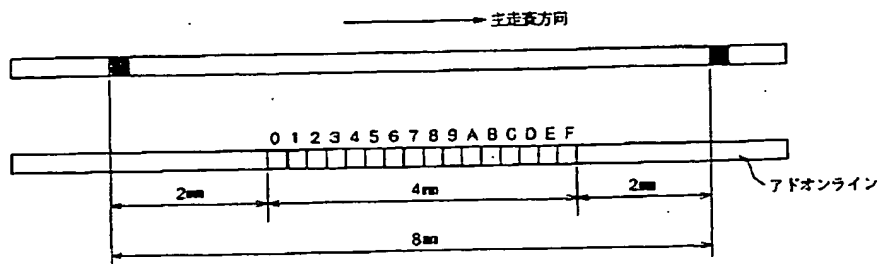
【図 9】



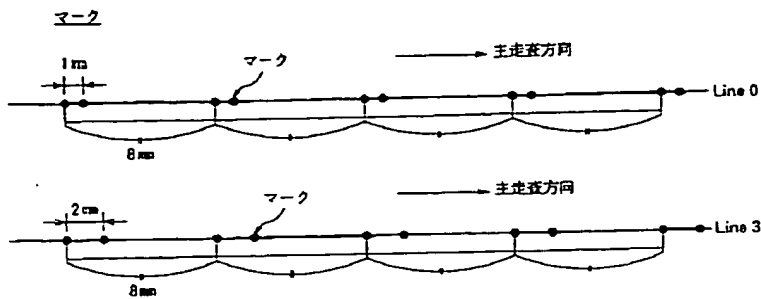
【図 11】



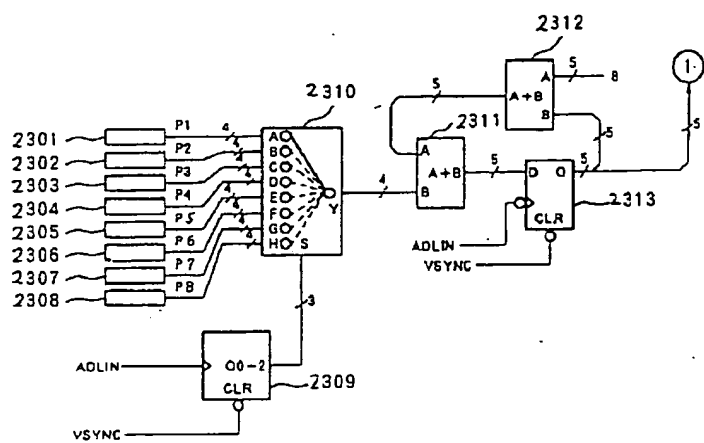
【図 12】



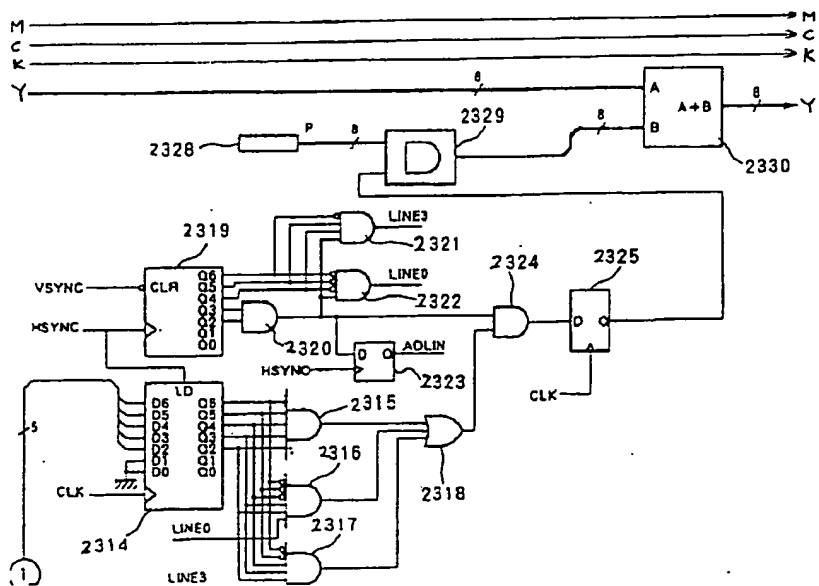
—



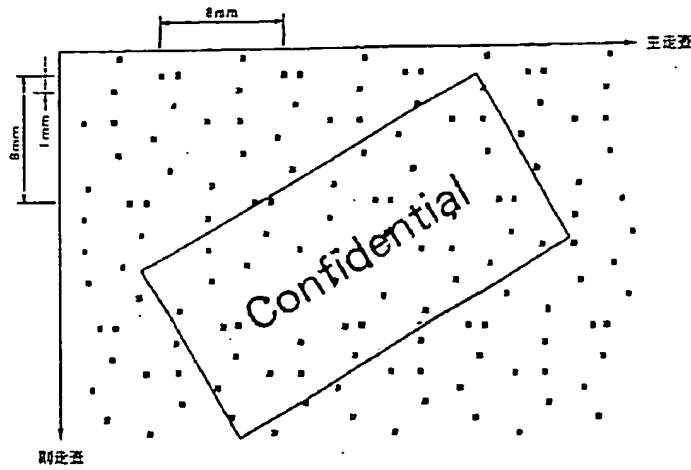
【图 14】



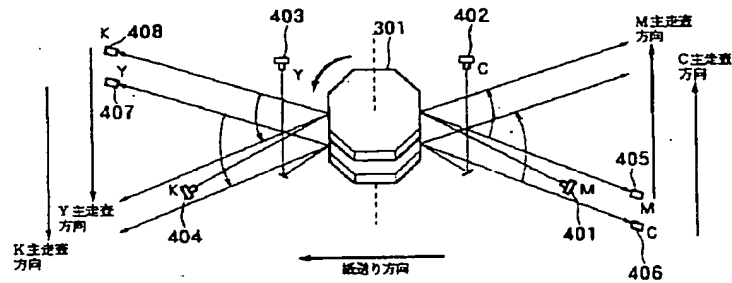
【图 15】



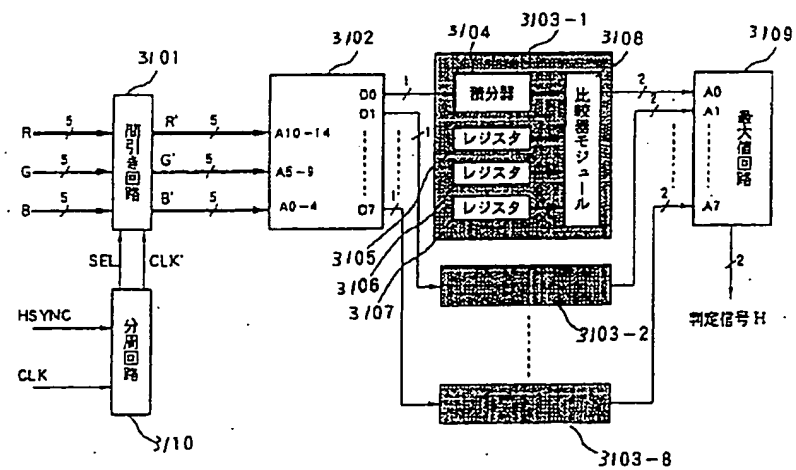
【図16】



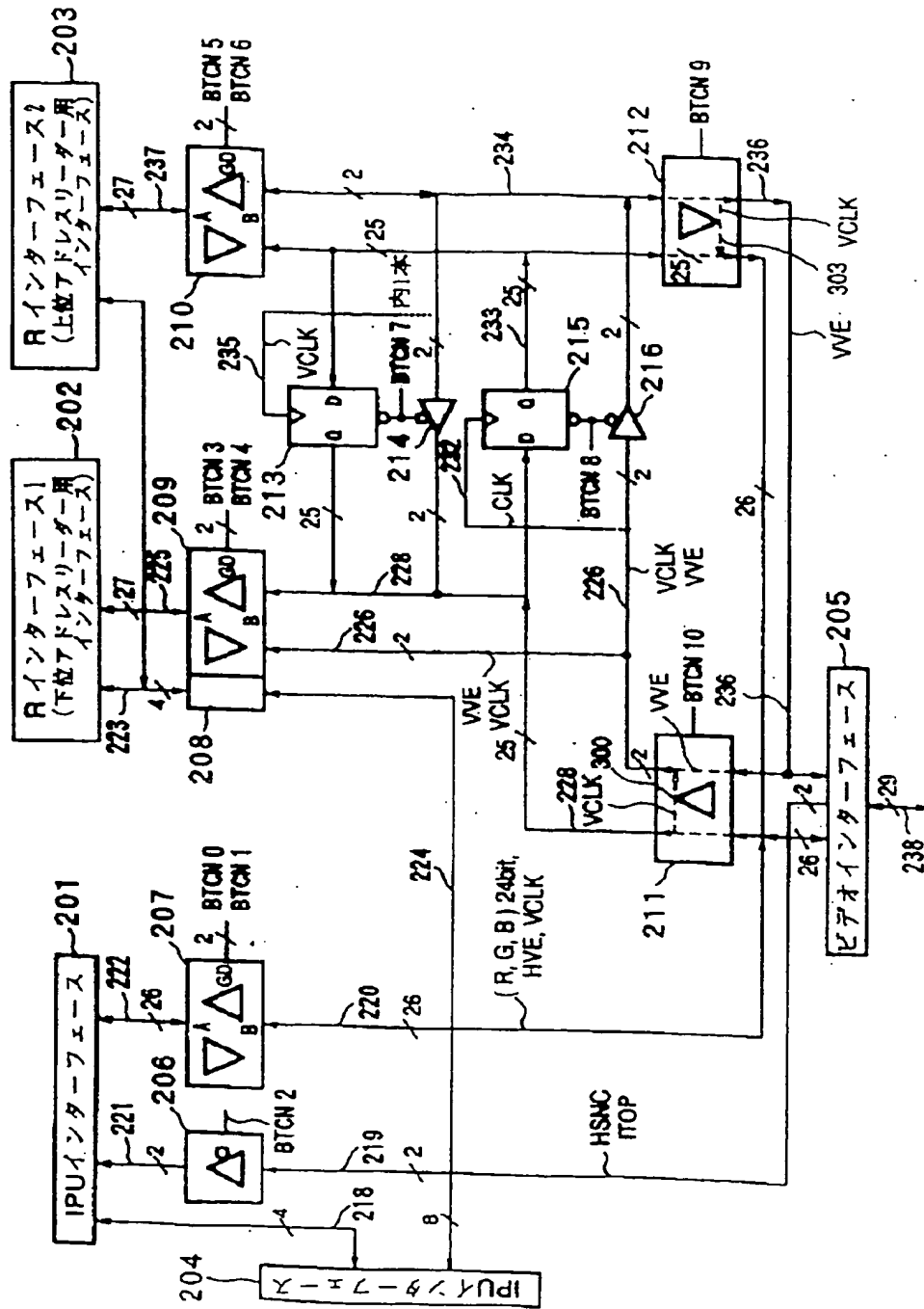
【図17】



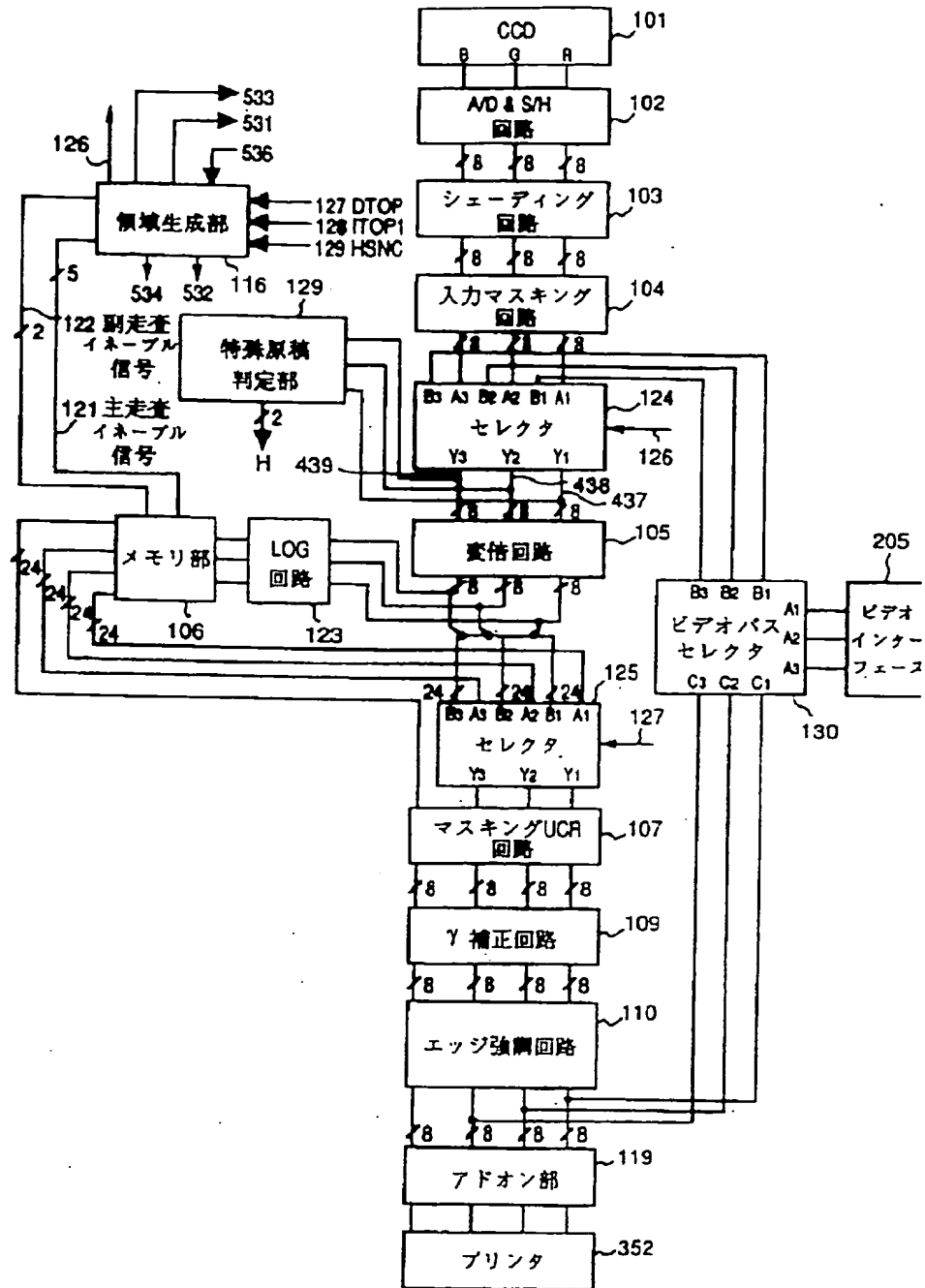
【図20】



【図18】

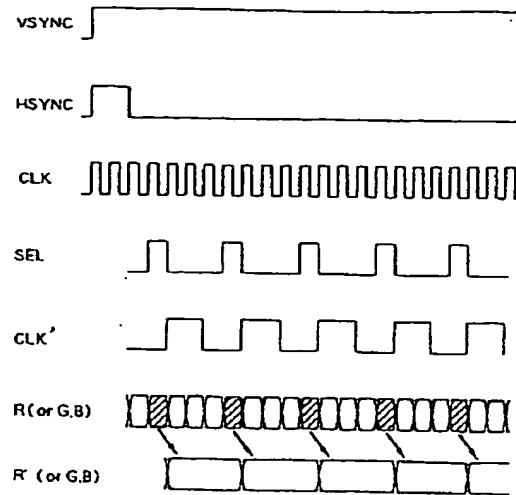


【図19】

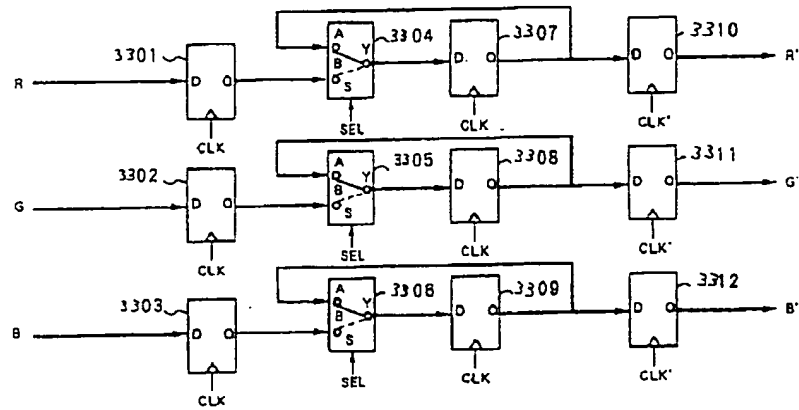




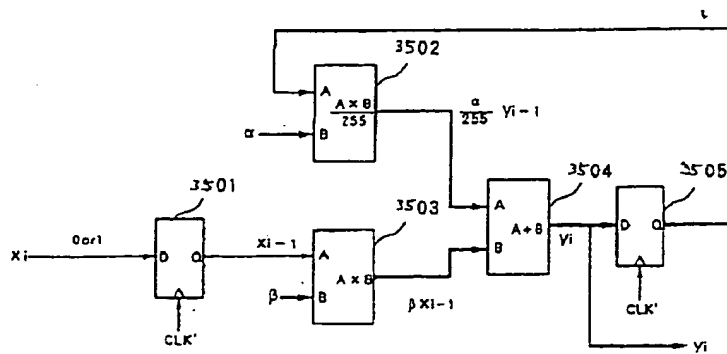
【図 21】



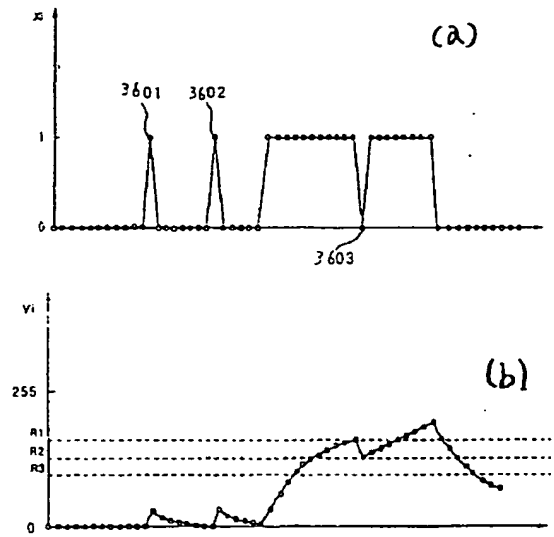
【図 23】



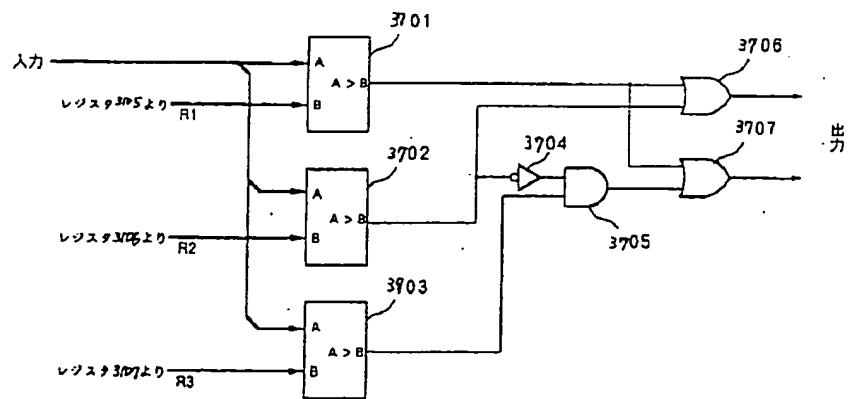
【図 24】



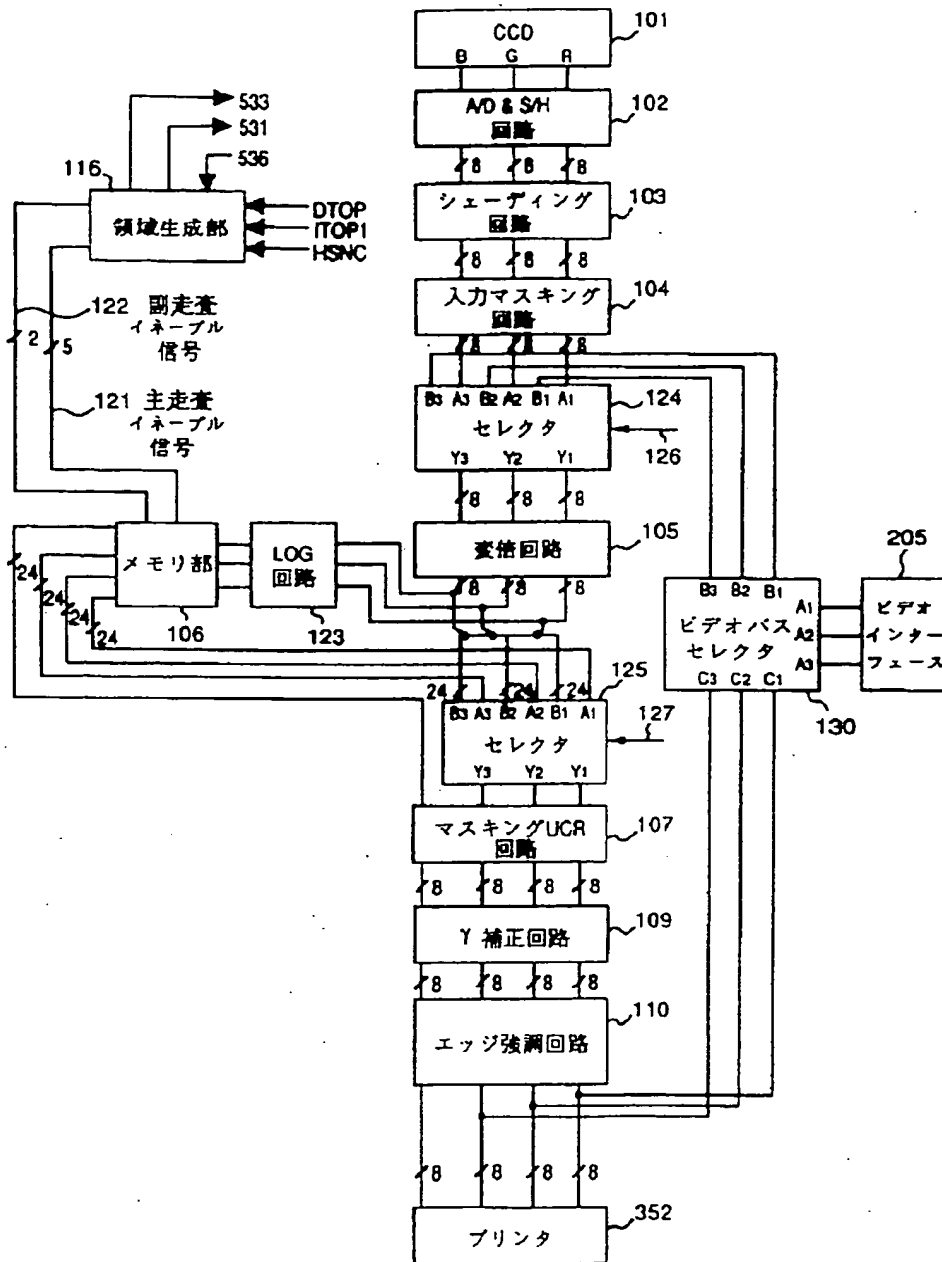
【図25】



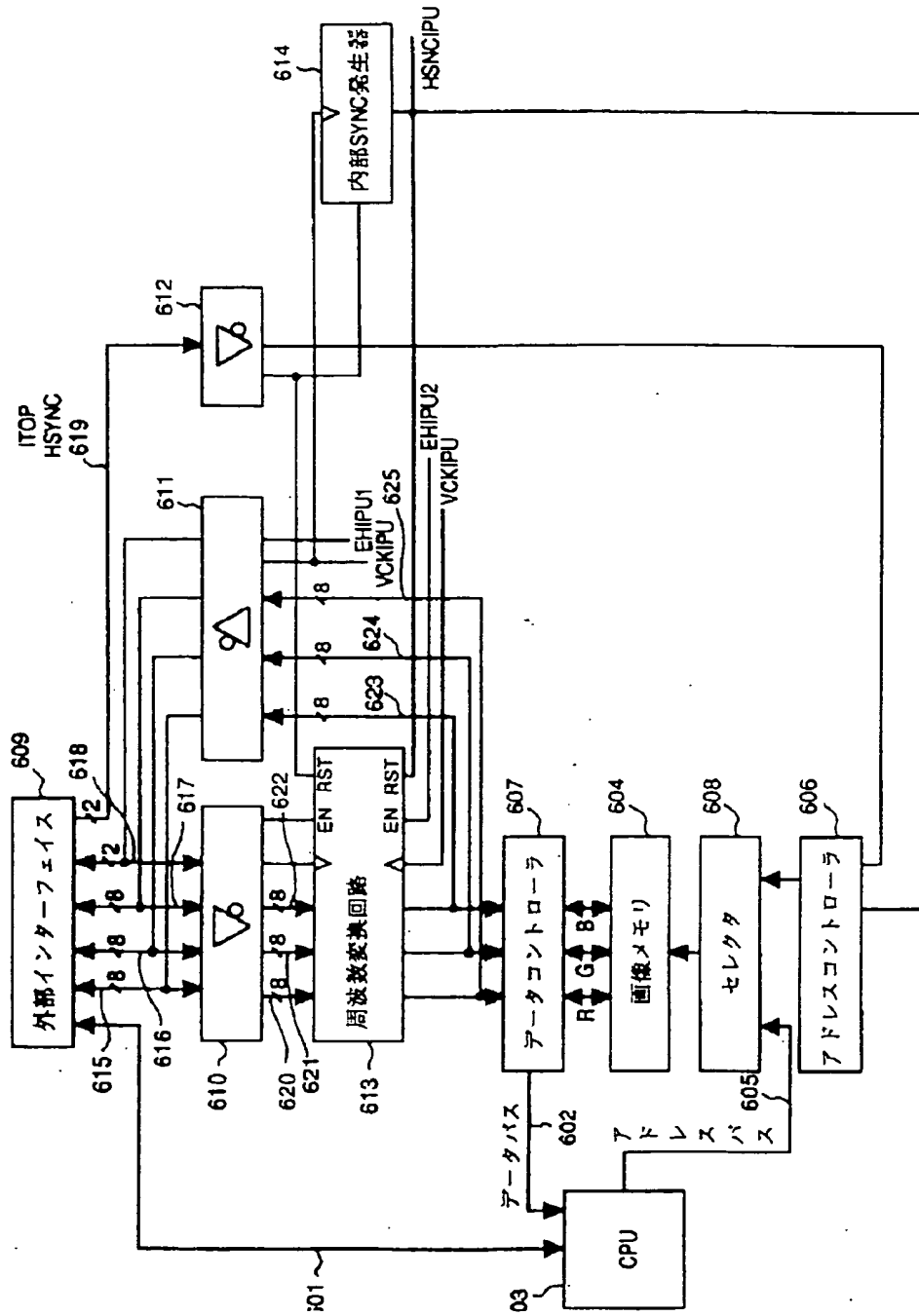
【図26】



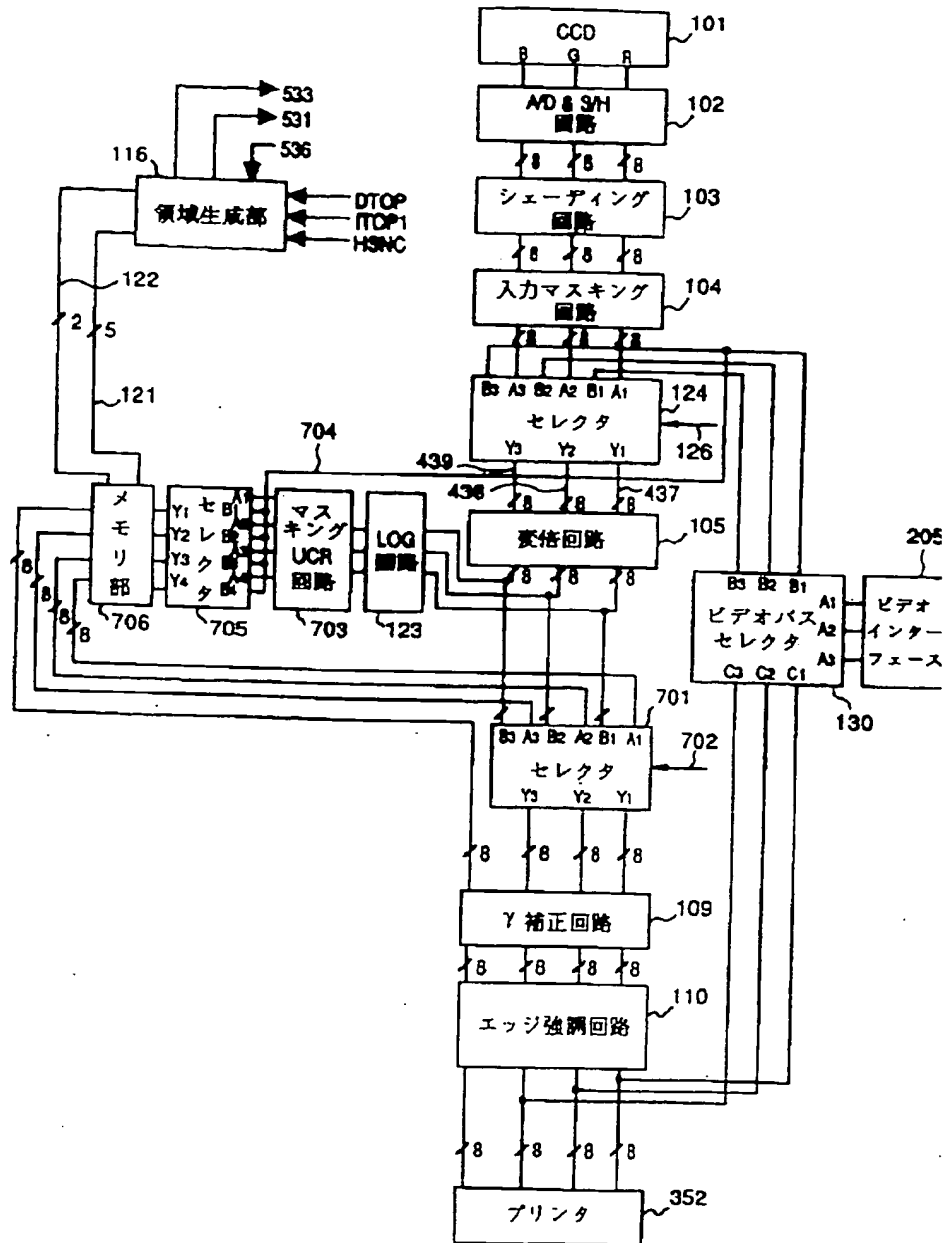
【図27】



【図28】



【図 29】



【図 30】

